



Vaidotas BARZDĖNAS

**RESEARCH AND APPLICATION OF PRIMARY
CIRCUITS FOR REGISTRATION SYSTEMS OF
ELEMENTARY PARTICLES**

**Summary of Doctoral Dissertation
Technological Sciences,
Electrical Engineering and Electronics (01T)**

1524-M

VILNIUS GEDIMINAS TECHNICAL UNIVERSITY

Vaidotas BARZDĖNAS

**RESEARCH AND APPLICATION OF PRIMARY
CIRCUITS FOR REGISTRATION SYSTEMS OF
ELEMENTARY PARTICLES**

Summary of Doctoral Dissertation
Technological Sciences,
Electrical Engineering and Electronics (01T)

Doctoral dissertation was prepared at Vilnius Gediminas Technical University in 2004–2008.

Scientific Supervisor

Prof Dr Habil Romualdas NAVICKAS (Vilnius Gediminas Technical University, Technological Sciences, Electrical Engineering and Electronics – 01T).

The dissertation is being defended at the Council of Scientific Field of Electrical Engineering and Electronics at Vilnius Gediminas Technical University:

Chairman

Prof Dr Habil Stanislovas ŠTARAS (Vilnius Gediminas Technical University, Technological Sciences, Electrical Engineering and Electronics – 01T).

Members:

Prof Dr Habil Steponas AŠMONTAS (Semiconductor Physics Institute, Physical Sciences, Physics – 02P),

Prof Dr Eduardas BAREIŠA (Kaunas University of Technology, Technological Sciences, Informatics Engineering – 07T),

Prof Dr Habil Romanas MARTAVIČIUS (Vilnius Gediminas Technical University, Technological Sciences, Electrical Engineering and Electronics – 01T),

Prof Dr Habil Julius SKUDUTIS (Vilnius Gediminas Technical University, Technological Sciences, Electrical Engineering and Electronics – 01T).

Opponents:

Prof Dr Habil Albinas Jonas MARCINKEVIČIUS (Vilnius Gediminas Technical University, Technological Sciences, Electrical Engineering and Electronics – 01T),

Prof Dr Habil Stanislavas SAKALAUSKAS (Vilnius University, Technological Sciences, Electrical Engineering and Electronics – 01T).

The dissertation will be defended at the public meeting of the Council of Scientific Field of Electrical Engineering and Electronics in the Senate Hall of Vilnius Gediminas Technical University at 1 p. m. on 3 October 2008.

Address: Saulėtekio al. 11, LT-10223 Vilnius, Lithuania.

Tel.: +370 5 274 4952, +370 5 274 4956; fax +370 5 270 0112;

e-mail: doktor@adm.vgtu.lt

The summary of the doctoral dissertation was distributed on 3 September 2008.

A copy of the doctoral dissertation is available for review at the Library of Vilnius Gediminas Technical University (Saulėtekio al. 14, LT-10223 Vilnius, Lithuania).

© Vaidotas Barzdėnas, 2008

VILNIAUS GEDIMINO TECHNIKOS UNIVERSITETAS

Vaidotas BARZDĖNAS

**ELEMENTARIŲJŲ DALELIŲ REGISTRAVIMO
SISTEMŲ PIRMINIŲ GRANDINIŲ TYRIMAS IR
TAIKYMAS**

Daktaro disertacijos santrauka
Technologijos mokslai,
elektros ir elektronikos inžinerija (01T)



Vilnius LEIDYKLA TECHNICA 2008

Disertacija rengta 2004–2008 metais Vilniaus Gedimino technikos universitete.

Mokslinis vadovas

prof. habil. dr. Romualdas NAVICKAS (Vilniaus Gedimino technikos universitetas, technologijos mokslai, elektros ir elektronikos inžinerija – 01T).

Disertacija ginama Vilniaus Gedimino technikos universiteto Elektros ir elektronikos inžinerijos mokslo krypties taryboje:

Pirmininkas

prof. habil. dr. Stanislovas ŠTARAS (Vilniaus Gedimino technikos universitetas, technologijos mokslai, elektros ir elektronikos inžinerija – 01T).

Nariai:

prof. habil. dr. Steponas AŠMONTAS (Puslaidininkų fizikos institutas, fiziniai mokslai, fizika – 02P),

prof. dr. Eduardas BAREIŠA (Kauno technologijos universitetas, technologijos mokslai, informatikos inžinerija – 07T),

prof. habil. dr. Romanas MARTAVIČIUS (Vilniaus Gedimino technikos universitetas, technologijos mokslai, elektros ir elektronikos inžinerija – 01T),

prof. habil. dr. Julius SKUDUTIS (Vilniaus Gedimino technikos universitetas, technologijos mokslai, elektros ir elektronikos inžinerija – 01T).

Oponentai:

prof. habil. dr. Albinas Jonas MARCINKEVIČIUS (Vilniaus Gedimino technikos universitetas, technologijos mokslai, elektros ir elektronikos inžinerija – 01T),

prof. habil. dr. Stanislavas SAKALAUSKAS (Vilniaus universitetas, technologijos mokslai, elektros ir elektronikos inžinerija – 01T).

Disertacija bus ginama viešame Elektros ir elektronikos inžinerijos mokslo krypties tarybos posėdyje 2008 m. spalio 3 d. 13 val. Vilniaus Gedimino technikos universiteto senato posėdžių salėje.

Adresas: Saulėtekio al. 11, LT-10223 Vilnius, Lietuva.

Tel.: (8 5) 274 4952, (8 5) 274 4956; faksas (8 5) 270 0112;

el. paštas doktor@adm.vgtu.lt

Disertacijos santrauka išsiuntinėta 2008 m. rugsėjo 3 d.

Disertaciją galima peržiūrėti Vilniaus Gedimino technikos universiteto bibliotekoje (Saulėtekio al. 14, LT-10223 Vilnius, Lietuva).

VGTU leidyklos „Technika“ 1524-M mokslo literatūros knyga.

© Vaidotas Barzdėnas, 2008

1. General Characteristic of the Dissertation

Topicality of the problem

The X-ray diagnostic examination methods are necessary, often simply vital, for the diagnosis of the illness. One X-ray image is taken of every other resident in both Western Europe and Lithuania each year, while as many as 90 % of in-patients are examined with X-ray. X-rays used in diagnostic radiology can harm human cells. The biological impact of X-ray radiation on human organism depends on the dose the person was exposed to. For different reasons, analogical X-rays have to be taken repeatedly due to their insufficient diagnostic clarity such as the quality of X-ray machine used and/or competence of X-ray technicians. Therefore, the patients are exposed to the higher dose of irradiance.

Higher quality X-ray images result from lower diffuse radiation, thus, from lower X-ray tube anode voltage. However, with the use of low voltage, the part of current of ionising radiation for the X-ray imaging is substantially decreased and the duration of exposition (irradiance) must be prolonged, which correspondingly increases the irradiance with ionising rays. Therefore, usually the maximal recommended voltage is used, which results in lower quality X-ray images.

For these reasons, there was initiated the development of digital registration systems for elementary particles (DRSEP) that improve the quality of X-ray images and receive much higher number of them within the same duration of exposition, thus, meeting quality requirements of image sensors.

These digital systems are developed by different scientific centres. At the moment, there exist no scientific institutions or companies developing these systems in Lithuania, however, GaAs integrated charge sensitive amplifiers (CSA) for these DRSEP systems were first in the world developed in our microelectronics company VENTA in 1992–1993. The GaAs CSA were further improved and developed under the National Programme *Microelectronics for the Research of Elementary Particles* (1994–1997), the projects of Lithuanian Branch of the International Centre for Scientific Culture – World Laboratory, and the EU Copernicus project CP 9441180. Headed by academician J. Požela, the following scientists participated in these projects: professor A. Matulionis of Semiconductor Physics Institute, professor J. Vaitkus of Vilnius University, professor R. Navickas from VENTA Company and the group of scientists of Vilnius Gediminas Technical University.

DRSEP that use semiconductor sensors are also widely employed in high energy physics for the research of new generation elementary particles that are generated by the colliding hadrons in the accelerator of a few hundred teravolts.

The Large Hadrons Collider (LHC) in CERN Laboratory, Geneva, has introduced DRSEP that allows the observation of movement trajectories of elementary particles and their emergence time as well as the estimation of their speed and life cycles.

Therefore, this dissertation analyses DRSEP active pixel detectors and their primary analogical registration electronics, that is, charge sensitive amplifiers. The dissertation attempts at solving the problem of both reduction of power consumption and noises of charge sensitive amplifiers, and identification of shared points of these parameters in order to develop the design technique of these charge sensitive amplifiers. Following the provided design technique, CMOS-based charge sensitive amplifiers of 90 nm, 130 nm and 0.25 μm of low noise and low power consumption will be designed.

Aim and tasks of the work

The aim of this dissertation is to develop the design techniques and algorithms for active pixel detectors and their charge sensitive amplifiers/preamplifiers used in registration systems for primary elementary particles so as to enable the design of low power and low noise charge sensitive amplifiers. According to these techniques it would be possible to identify optimal dimensions of the transistors in respect to the minimal power consumption and noises from theoretical models and graphic dependences, describing the parameters of charge sensitive amplifiers/preamplifiers, and their functional dependences.

The following tasks are to be solved for the achievement of the aim:

1. To conduct the development process analysis of the structure of both digital registration systems for elementary particles and active pixel detectors to enable the identification of improvement directions of their major technical parameters.
2. To analyse major noise components of charge sensitive preamplifiers and their dependences on the major electrical parameters of charge sensitive preamplifiers.
3. To develop the calculation technique for the transistor geometry of charge sensitive preamplifiers to enable the identification of optimal input transistor dimensions in respect to equivalent noise charge and power consumption.
4. To design differential, cascade charge sensitive preamplifiers for testing the correctness of the developed design technique.
5. To use the latest CMOS technologies of 0.25 μm , 130 nm and 90 nm for the design of charge sensitive preamplifiers.

6. To design charge sensitive preamplifiers with the leakage current compensation circuits for the reduction of the noise component of equivalent noise charge.

7. To conduct the simulation of the designed charge sensitive preamplifiers and the calculations in the broad zone of their operation.

8. To research and design a GaAs charge sensitive amplifier conducting the primary processing of charge signal with the equivalent noise charge lower than 200 electrons, peaking time of < 10 ns and power consumption of < 1 mW.

Scientific novelty

1. The noise parameters of charge sensitive preamplifiers with CMOS transistors, their dependence on the major charge sensitive preamplifier parameters, transistor dimensions and their electric regimes were evaluated theoretically and by computer simulation.

2. The quality function, enabling the identification of optimal transistor dimensions in respect to equivalent noise charge and power consumption, was introduced to calculate the optimal input transistor dimensions of charge sensitive preamplifiers.

3. Differential, cascade charge sensitive preamplifiers of nanometric 90 nm and submicronic 130 nm and 0.25 μm CMOS technologies with lower equivalent noise charge and increased transmission coefficient at very low power consumption.

4. The leakage current compensation circuit of active pixel detector which substantially decreases the equivalent noise charge of charge sensitive preamplifier for the design of submicronic 130 nm and nanometric 90 nm CMOS technology.

5. New analogical electronics architecture of active pixel detectors that would enable the reduction of both leakage current of detectors and noise of charge sensitive preamplifiers as well as the control of transmission coefficient, offset voltage, operating current and power consumption.

6. GaAs charge sensitive amplifiers with the equivalent noise charge decreased to 184 electrons, registration duration to 10 ns and power consumption to 1 mW.

Methodology of research

Analytical and numerical research methods were used in the preparation of the thesis. New algorithms were created, analytic equations and programme texts were developed for the simulation of registration systems for elementary particles and the calculation of signals. Automated generation software packages MathCAD, Cadence Orcad, Slivaco SmartSpice, TCAD, etc were

used for the complementing of the results. The obtained results are outlined and compared to the results of other authors.

Defended propositions

1. The original technique of engineering design and calculation for CMOS charge sensitive preamplifiers that can be used for the calculation of optimal transistor dimensions in respect to power consumption and noises based on theoretical models and graphic dependences relating the major parameters of charge sensitive preamplifiers.

2. New differential, cascade charge sensitive preamplifiers of nanometric 90 nm and submicronic 130 nm and 0.25 μm CMOS technologies with leakage current compensation circuits of active pixel detectors, the quality function of which is 80 $\mu\text{W}\bar{e}$, 98,4 $\mu\text{W}\bar{e}$ or 297 $\mu\text{W}\bar{e}$ respectively.

3. The original analogical electronics architecture of active pixel detectors with leakage current compensation circuits, transmission coefficient of charge sensitive preamplifiers, operating current and power consumption control circuits.

4. The experimental results of design, calculation and simulation of charge sensitive preamplifiers. They were depicted in such dependences that the analysis of these dependences shows the improvement direction of major electrical parameters of charge sensitive preamplifiers.

5. Simulated functional dependences of major electrical parameters of GaAs charge sensitive amplifiers and designed charge sensitive amplifiers with the equivalent noise charge decreased to 200 electrons, peaking time to 10 ns and power consumption to 1 mW.

The scope of the scientific work

The scientific work includes introduction, lists of notations and abbreviations, six chapters, list of references, list of publications of author and co-authors on the subject of dissertation and annexes. The work covers 113 pages, 46 figures, 7 tables, 101 bibliographic sources.

2. Analysis of the Digital Registration Systems for Elementary Particles

In Chapter 2 the analysis of directions in the development of digital registration systems for elementary particles DRSEP with active pixel detectors APD is presented. The structure and main parameters of APD and charge sensitive amplifiers (CSA) are investigated. Key-parameters of APD and CCD-based detectors are compared. Advantages and drawbacks of APD are shown. The objectives and tasks of the work are formulated.

3. Equivalent Noise Charge and Power Consumptions Minimization for Charge Sensitive Amplifiers

In Chapter 3 the quality function of the CSA is presented, which in the best way characterizes the optimal input transistor width W , in respect of ENC and of the power consumptions. It is well known, that the best transistor width for optimizing the resolution must exist for which the flicker ($1/f$) noise and the transistor channel noise contribution, is minimal. The gate width W of input transistor has a double effect. On the one hand, the increase in the gate width impairs the ENC ratio due to the increase in the input capacitance. On the other hand, the increase in the gate width reduces the transistors channel thermal noise due to the increase in the transistor transconductance and the power consumption. The power consumption P of the CSA must be kept very low, because the matrix of readout cells consists of a large number of pixels.

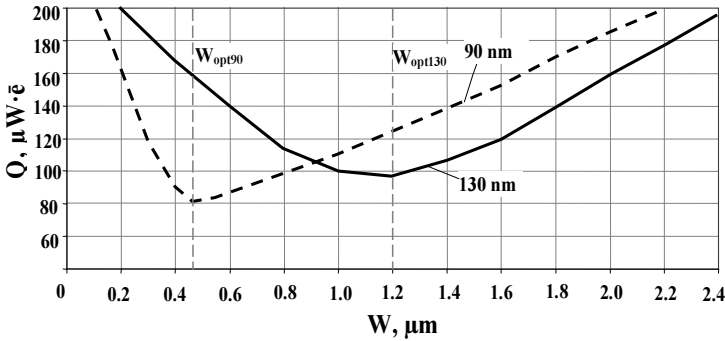


Fig 1. Theoretical quality function $Q(W)$ of the 130 nm, 90 nm CMOS technology CSA versus the input transistor channel width W

The optimal W must be found by solving the following set of equation:

$$Q(W) = ENC(W)P(W), \quad (1)$$

where $ENC(W)$ is the geometric sum of the flicker ($1/f$) noise transistor channel noise contribution, $P(W)$ is power consumption versus the input transistor channel. $Q(W)$ is the quality function of the CSA. This function is quadratic with one minimum and characterizes the optimal/best W depends of the ENC and the power consumptions (see Fig 1). The CSA quality function is the quadratic product of $ENC(W)$ and $P(W)$ functions with one minimum. At the minimum point the optimal transistor width is calculated, e.g.: in case of the 130 nm technology it was obtained that the optimal input transistor width W_{opt}

is in the 1...1.2 μm range, while in the 90 nm transistor length technology W_{opt} is about 430...450 nm. It can be used in the comparative analysis of CSA.

4. The Results of Simulations and Design of the CMOS Charge Sensitive Preamplifiers

In Chapter 4 the design aspects are presented for the high speed, ultra-low power CMOS differential, cascade preamplifier using 0.25 μm , 130 nm and 90 nm technologies. A description of the circuitry with high-value feedback device and the leakage current compensation circuits are presented. The “charge to voltage” gain, peaking time, noise simulations and descriptions of the actual circuit are simulated.

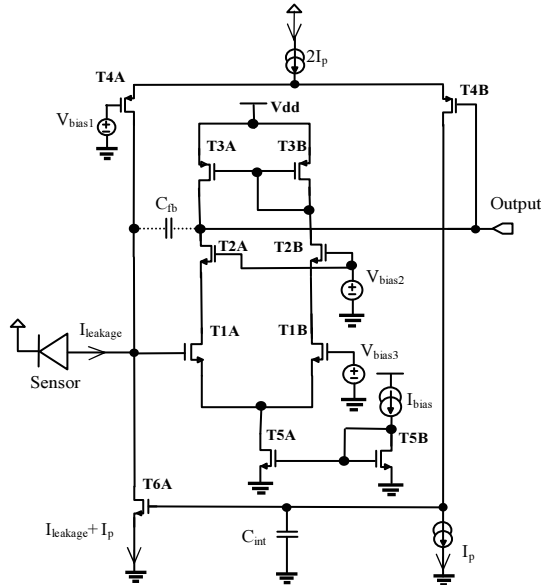


Fig 2. Simplified structure of a CMOS preamplifier with automatic leakage current compensation

Attention must be paid to the minimization of the charge sensitive preamplifier (CSP) capacitance and the detector leakage current, because ENC depends on these parameters. Problems with the leakage current become crucial especially after irradiation, which yields as high as a few nanoamperes of current flowing into the input of the readout system. So, it is necessary to minimize this influence. Fig 2 shows the schematic of the simplified structure

of a CMOS preamplifier CSP with automatic leakage current compensation. This configuration provides a constant current fast return to zero through the transistors T_{4A} and T_{4B} controlled by the $2I_p$ current. The input node is therefore discharged with a net current of I_p , independent of the leakage current $I_{leakage}$. The current in the leakage compensation device T_{6A} is regulated so that it equals $I_{leakage} + I_p$ in the equilibrium state. So, the detector leakage current (dc component) flows into T_{6A} rather than into the equivalent feedback resistance R_{fb} , which is implemented by PMOS transistors T_{4A} and T_{4B} .

The operational amplifier consists of a pair of n-channel transistors for the input T_{1A} and T_{1B} , driving a p-channel (T_{3A} , T_{3B}) current mirror stage as active load and a pair of n-channel cascade (T_{2A} , T_{2B}) transistors depress the Miller effect at the input and improve the gain factor of the amplifier. The Miller effect makes the input capacitance C_{in} seems significantly larger than just the capacitance C_{gs} of the input transistor T_{1A} . C_{in} must be low, because it plays a crucial impact on the CSP peaking time, the signal-to-noise ratio and band-limits.

The DC voltage gain of the operational amplifier is approximated as follows:

$$A_{DC} \approx \frac{-g_{mT1A}}{g_{dsT1A} \cdot \frac{g_{dsT2A}}{g_{mT2A}} + g_{dsT3A}}, \quad (2)$$

where g_{mT1A} and g_{dsT1A} are the transconductance and the output conductance of the transistor T_{1A} ; g_{mT2A} and g_{dsT2A} of transistor T_{2A} respectively, g_{dsT3A} is the output conductance of the active load transistor T_{3A} . As can be seen from this equation, the DC voltage gain of the preamplifier is determined by not only the W/L ratios of the T_{1A} , T_{3A} transistors, but also by the ratio of the transconductance and the output conductance of the cascaded T_{2A} transistor. In our case, this ratio is:

$$\frac{g_{dsT2A}}{g_{mT2A}} \ll 1. \quad (3)$$

The n-channel transistors T_{5A} , T_{5B} act as the tail current source pair. The transistor T_{5A} is placed in a pixel CSP and the diode connected transistor T_{5B} , which is biased by the output current of a DAC, make together a current mirror. This circuit uses about 500 nA (for 90 nm CMOS technology) bias current I_{bias} from the $V_{dd}=1$ V power supply source and the total power P_{tot} of about 0.5 μ W.

The circuit was implemented with a 90 nm, 130 nm, and 0.25 μ m CMOS technology's manufactured at IBM. Computer simulation has been performed

with the Simulation Program with Integrated Circuit Emphasis (SPICE) simulator. The SPICE simulation of the preamplifier is performed using the BSIM4, BSIM3V3 models of this technology's process. The U. C. Berkeley BSIM4 model is an industry-standard model for deep-submicron MOSFET analog and digital circuit design. The simulations were performed for one channel, including the electrical model of the transmission line between the detector and the CSP. In order to test the response of the CSP to an injected charge pulse, a known charge pulse was injected into the CSP. The simulation of the CSP is optimized for a CdZnTe detector, because this material has the high atomic number and gives high detection efficiency relative to Si.

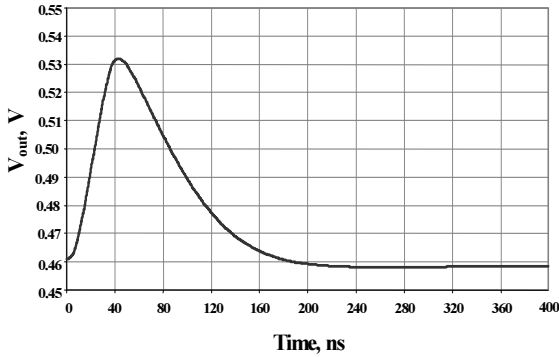


Fig 3. Simulations of the 90 nm CSP output waveform of injected charge ($Q_{det}=1$ kē, $C_{det}=30$ fF, $T_{ap}=27$ °C, CdZnTe detector)

The output response for the 90 nm CSP at the input charge equal 1 kē (160 aC), is presented in Fig 3 for detector capacitance $C_{det}=30$ fF. The CSP output signal is a semi-Gaussian pulse form with an exponential a rise time constant and a decay long time constant.

Fig. 4 shows the peaking time versus detector capacitance. The simulation shows the peaking time of 25 ns at the 0 fF input capacitance and a strong dependence on the detector capacitance. The expected peaking time for 300 μm-thick CdZnTe detector ($C_{det}=30$ fF) for the preamplifier is about 45 ns, charge-to-voltage gain is about 71 mV/kē. From this figure, a “charge to voltage” gain of the chain is maximum, and approximately equal 88 mV/kē, while the detector capacitance is 0 fF. In all sense, the preamplifier has unipolar response. Each preamplifier dissipates 0.5 μW power. Increase of power consumption is undesirable, since from the detector and the CSP creates the matrix of a large number of elements (from 10^5 to 10^7 channels).

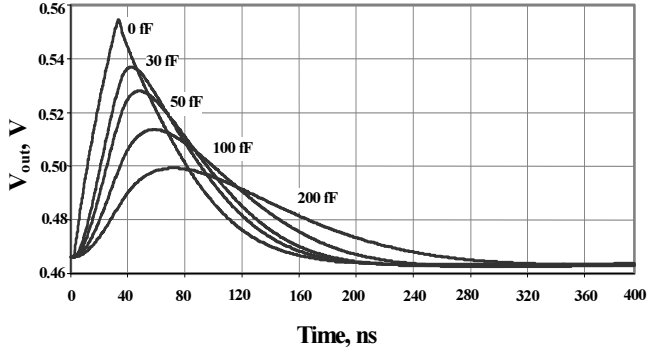


Fig 4. Real signal response of the 90 nm CSP for different input capacitance ($Q_{det}=1 \text{ kē}$, $T_{ap}=27 \text{ °C}$, CdZnTe detector)

5. Modeling and Design Aspects of the GaAs MESFET's Charge Sensitive Amplifiers

The fabrication process is the conventional $1 \text{ }\mu\text{m}$ GaAs MESFET's IC process with new gate shortens self-formation process, lateral etching. Computer simulation was carried out by ORCAD – PSPICE simulator and has been shown to simulate charge sensitive amplifiers together with associated semiconductor detectors for various chopping times, inputs, leakage currents and detectors, load capacitances, load resistors. The parameters of transistors for simulations are obtained from experiments on test structures or calculated.

The charge sensitive amplifier circuit has three stages and consists of charge amplifier, low-pass and high-pass filters designed to meet low-power consumption requirements. Self-biased stabilization is used. The input device of the preamplifier is a D-MESFET with transistors gate width W and length L ratio $W/L=200/1 \text{ }\mu\text{m}$ and -0.75 V threshold voltage. Transistors flicker constant $K_f=A_f C_{gs}=1 \dots 2 \cdot 10^{-24} \text{ J}$, where A_f characterizes spectral density of flicker noise of the transistors and C_{gs} is the gate-source capacitance. This value is used in more accurate GaAs MESFET model for PSPICE simulation. The simulations were performed for one pixel cell (one channel). In order to test the response of the CSA to an injected charge pulse, or a train of charge pulses, a known charge pulse was injected into the front-end. The simulations were performed to study the response of all the different parts of CSA from the detector to the ADC.

The pulse shape of the front-end depends on the bias settings of the preamplifier as well as on the time constants of the shaping stage. Output response for charge sensitive amplifier at the input charge equal 10 fC are

presented in Fig 5 for detector capacitance $C_{det}=0.2$ pF, load resistor $R_L=1$ M Ω , and load capacitance $C_L=2.5$ pF. A near-Gaussian pulse shape is produced, yielding optimum signal-to-noise characteristics.

The amplifier has bipolar response with peaking time 8.4 ns, gain – 39.4 mV/fC. Each channel (preamplifier and shaping amplifier) dissipates 0.94 mW power.

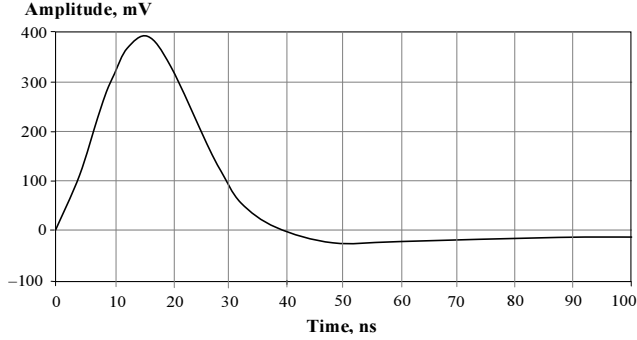


Fig 5. Output signal ($Q_{det}=10$ fC, $R_L=1$ M Ω , $C_L=2.5$ pF, $T_{ap}=27$ °C, CdZnTe detector)

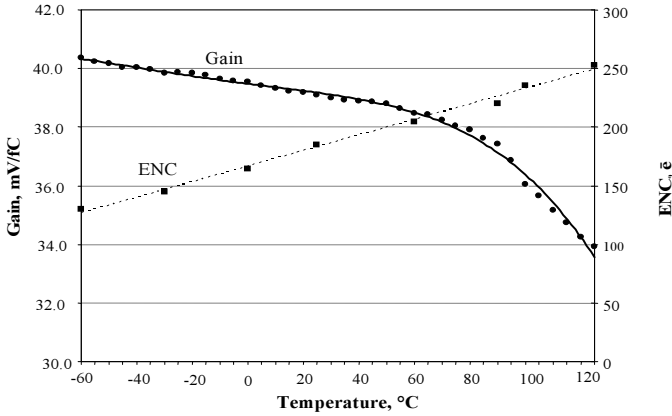


Fig 6. ENC and gain as a function of temperature ($Q_{det}=10$ fC, $R_L=1$ M Ω , $C_L=2.5$ pF, $T_{ap}=27$ °C, CdZnTe detector)

CSA is often used in surrounding ambience with low temperature. Cooling, ENC linear decreases, for instance, ENC decreases on 120 electrons when change the temperature from +120 °C before -60 °C. Gain at the temperature -60 °C increases before 40.5 mV/fC (Fig 6).

6. General Conclusions

During the preparation of the thesis the following results which are novel in the electrical and electronic engineering science have been obtained:

1. The methodology of calculation and design of charge sensitive amplifiers, according to which transistor dimensions, the used power and minimal noises as well as other parameters can be calculated from theoretical models and graphical dependences relating parameters of charge sensitive amplifiers to the transistor operating regimes, has been developed. For the optimal calculation of CSA input transistor dimensions, the quality function allowing us to obtain optimal transistor dimensions in respect of the equivalent noise charge and used power was introduced. The CSA quality function is the quadratic product of $ENC(W)$ and $P(W)$ functions with one minimum. At the minimum point the optimal transistor width is calculated, e. g.: in case of the 130 nm technology it was obtained that the optimal input transistor width W_{opt} is in the 1...1.2 μm range, while in the 90 nm transistor length technology W_{opt} is about 430...450 nm. It can be used in the comparative analysis of CSA.

2. A new DRSEP APD analog electronics architecture allowing reduction of the detector leakage current and CSA noises as well as control of the transfer coefficient, reference voltage, operating current and the used power has been proposed. By using the 8-bit DAC with the current output for the control of the leakage current compensation circuit, 255 possible CSP $2I_p$ current combinations can be commutated, i. e. from 0 nA to 255 nA, every 1 nA. Such control of the leakage current compensation circuit $2I_p$ would cover a wide APD leakage current band and would allow reduction of CSP ENC .

3. For the submicron 130 nm SCN013 CMRF8SF KMOP technology the CSP with the detector leakage current compensation circuit, which reduced the equivalent noise charge ENC by 23 %, i. e. to 82 $\bar{e}$, has been calculated and analyzed. This ENC minimum was obtained when the leakage current varied from -3 nA to +6 nA. The calculations were performed using the SPICE program packages and applying the IBM company 130 nm technology KMOP transistor BSIM4 models with noise parameters. The CSP transfer coefficient was equal to $K=115$ mV/k $\bar{e}$, the peaking time $\tau_p=45$ ns, and the obtained used power for one channel was about 1.2 μW . The quality function equals 98.4 $\mu\text{W}\bar{e}$.

4. The nanometric 90 nm 90SRF technology CSP with the leakage current compensation circuit using very low power of about 500 nW with the quality function equal to 80 $\mu\text{W}\bar{e}$ has been designed. Other main parameters of CSP are the following: the unipolar output signal with the peaking time τ_p of about (35...40) ns, the transfer coefficient of (60...90) mV/k $\bar{e}$, the output signal

nonlinearity (1...5) $k\bar{e}$ in the input signal range is about 1.6 %, and the equivalent noise charge, when the input signal Q_{det} is in the (1...10) $k\bar{e}$ range and the detector capacity $C_{det}=30$ fF, is lower than 160 $\bar{e}$.

5. The calculations and analysis of the 0.25 μm technology CSP under different operation conditions using the 0.25 μm technology KMOP transistors and their BSIM3V3 models of the MOSIS company have been performed. The main obtained CSP parameters are the following: the transfer coefficient $K=125$ mV/ $k\bar{e}$ and the peaking time $\tau_p \approx 50$ ns, the used power is about 2.2 μW /preamplifier, and the equivalent noise charge in the input is lower than 110 $\bar{e}$. The quality function of such CSP is equal to 297 $\mu\text{W}\bar{e}$, and compared with the same technology CERN MEDIPIX-2 CSP is 4 times lower.

6. The results of calculation and modeling of GaAs charge sensitive amplifiers by the ORCAD-PSPICE program were obtained under different CSA operation conditions, when the range of pixel detector capacitances C_{det} was 0.05 pF...1 pF, the input signal range $Q_{det}=1...100$ fC, the output load $R_L=50$ Ω , 1 k Ω , 10 k Ω , 100 k Ω and 1 M Ω ; $C_L=2.5$ pF, while the surrounding temperature changed from -60 $^{\circ}\text{C}$ to +125 $^{\circ}\text{C}$. The analysis of these dependences has shown the directions of improving the main GaAs CSA electrical parameters, e.g.: the calculated CSA electrical parameters, with the input signal variation from 1 to 20 fC, the amplifier load resistance of 1 M Ω , the load capacitance of 2.5 pF, and the input capacitance of 0.2 pF, are the following: the peaking time is equal to 8.5 ns, the transfer coefficient is 37.7-39.4 mV/fC, the equivalent noise charge ENC in the CSA input is low and equals 184 $\bar{e}$, and the used power does not exceed 1 mW. When the CSA load resistance is low, the obtained noises are also lower, but the used power is higher, e.g.: when the load is equal to 50 Ω , then $ENC=99$ $\bar{e}$ and the power – 2.41 mW; but when the load equals 1 M Ω and 2.5 pF, then – 184 $\bar{e}$ and 0.94 mW, respectively.

List of Published Works on the Topic of the Dissertation

Publications included in the Scientific information institute data base “Thomson ISI Web of Science”

1. NAVICKAS, R.; BARZDĖNAS, V. The hybrid pixel sensors and read-out electronics. *Solid State Phenomena*, 2006, Vol. 113, p. 453–458. ISSN 1012-0394.
2. BARZDĖNAS, V.; NAVICKAS, R. Electron noise charge minimization in 130 nm CMOS preamplifiers. *Acta Physica Polonica*, 2008, Vol. 113, Nr. 3, p. 825–828. ISSN 0587-4246.

**Publications included in the Scientific information institute data base
“Thomson ISI Masters Journal List”**

3. BARZDĖNAS, V.; NAVICKAS, R. The 90 nm CMOS charge sensitive preamplifier. *Elektronika ir elektrotechnika*, 2008, Nr. 1(81), p. 69–72. ISSN 1392-1215.
4. BARZDĖNAS, V.; NAVICKAS, R. Leakage current compensation for the 130 nm CMOS charge sensitive preamplifier. *Elektronika ir elektrotechnika*, 2007, Nr. 5(77), p. 33–36. ISSN 1392-1215.
5. BARZDĖNAS, V.; NAVICKAS, R. Simulation of low-noise low-power CMOS readout front-end electronics for mammo- and dentography. *Elektronika ir elektrotechnika*, 2006, Nr. 6 (70), p. 75–78. ISSN 1392-1215.

Publications included in other international data bases

6. NAVICKAS, R.; BARZDĖNAS, V. Modeling of GaAs charge sensitive amplifiers. *Elektronika ir elektrotechnika*, 2005, Nr. 6 (62), p. 47–51 (in Lithuanian). ISSN 1392-1215.
7. BARZDĖNAS, V.; NAVICKAS, R. Two-chip digitals diagnostics systems for mammography and dentography. *Elektronika ir elektrotechnika*, 2006, Nr. 2 (66), p. 36–40 (in Lithuanian). ISSN 1392-1215.

Publications in other refereed journals of foreign and international organizations

8. BARZDĖNAS, V.; NAVICKAS, R. The hybrid pixel sensors for formation of the X-ray image. *Известия Белорусской инженерной академии*, 2005, Nr.1(19)/1, p. 123–126 (in Russian).
9. BARZDĖNAS, V.; NAVICKAS, R. Modeling of GaAs charge sensitive amplifiers. *Известия Белорусской инженерной академии*, 2005, Nr. 1(19)/4, p. 131–133 (in Russian).
10. BARZDĖNAS, V. Simulation of 0.13 μm CMOS charge sensitive preamplifier. *Инженерный вестник*, 2006, Nr. 1(21)/1, p. 5–8 (in Russian).
11. BARZDĖNAS, V.; NAVICKAS, R. GaAs charge sensitive amplifiers for the hybrid pixel sensors. *Электроника и связь. Тематический выпуск «Проблемы электроники»*, 2006, Т. 1, p. 23–26 (in Russian). ISSN 1811-4512.

In the other editions

12. BARZDĖNAS, V. Charge sensitive amplifiers using in medicine. In *Proceedings of the VII Conference of Lithuanian Young Scientists "Lithuania without science – Lithuania without future", held in Vilnius on 19 March, 2004. Electronic and Electrical Engineering* (7-osios Lietuvos jaunųjų mokslininkų konferencijos „Lietuva be mokslo – Lietuva be ateities“, įvykusios Vilniuje 2004 m. kovo 19 d., medžiaga. Elektronika ir elektrotechnika). Vilnius: Technika, 2004, p. 84–89 (in Lithuanian). ISBN 9986-05-803-1.
13. BARZDĖNAS, V. Analysis of contemporary diagnostic systems for mammo- and dentography. In *Proceedings of the VIII Conference of Lithuanian Young Scientists "Lithuania without science – Lithuania without future", held in Vilnius on 18 March, 2005. Electronic and Electrical Engineering* (8-osios Lietuvos jaunųjų mokslininkų konferencijos „Lietuva be mokslo – Lietuva be ateities“, įvykusios Vilniuje 2005 m. kovo 18 d., medžiaga. Elektronika ir elektrotechnika). Vilnius: Technika, 2005, p. 66–71 (in Lithuanian). ISBN 9986-05-803-1.
14. BARZDĖNAS, V. 130 nm difference, cascade charge sensitive preamplifier. In *Proceedings of the X Conference of Lithuanian Young Scientists "Science for future" held in Vilnius on 16 March, 2007. Electronic and Electrical Engineering* (10-osios Lietuvos jaunųjų mokslininkų konferencijos „Mokslas – Lietuvos ateitis“, įvykusios Vilniuje 2007 m. kovo 16 d., medžiaga. Elektronika ir elektrotechnika). Vilnius: Technika, 2007, p. 29–36 (in Lithuanian). ISBN 9986-9955-28-184-9.

About the author

Vaidotas Barzdėnas was born in Vilnius, on 19 of June 1980.

He was granted the Bachelor's degree in Electrical Engineering and Electronics at the Faculty of Electronics of Vilnius Gediminas Technical University in 2002 and the Master's degree in Electrical Engineering and Electronics at the Faculty of Electronics of Vilnius Gediminas Technical University in 2004. In 2000–2001 he worked as laboratory assistant in the Department of Radio Engineering. Vaidotas Barzdėnas in 2001 was on internship at Fachhochschule Stralsund, Germany. In 2004–2008 V. Barzdėnas was a PhD student of Vilnius Gediminas Technical University.

ELEMENTARIŲ DALELIŲ REGISTRAVIMO SISTEMŲ PIRMINIŲ GRANDINIŲ TYRIMAS IR TAIKYMAS

Mokslo problemos aktualumas

Rentgeno diagnostiniai tyrimo metodai yra reikalingi, dažnai tiesiog būtini, ligai diagnozuoti. Tiek Vakarų Europoje, tiek Lietuvoje kas antram gyventojui kasmet atliekama po vieną rentgenogramą, o 90 proc. stacionaruose gydomų ligonių yra tiriami rentgeno spinduliais.

Diagnostinėje radiologijoje naudojami rentgeno spinduliai gali pakenkti žmogaus ląstelėms. Rentgeno spinduliavimo biologinis poveikis žmogaus organizmui priklauso nuo gautosios dozės. Analogines rentgenogramas dėl jų nepakankamos diagnostinės vertės tenka kartoti dėl įvairių priežasčių: rentgeno aparatų kokybės ir/arba rentgeno laborantų kompetencijos. Todėl pacientai gauna padidintą apšvitos dozę.

Geresnės kokybės rentgenogramos gaunamos esant mažesnei išsklaidytajai spinduliuotei, taigi ir mažesnei anodinei rentgeno vamzdžio įtampai. Tačiau naudojant nedidelę įtampą, gerokai sumažėja rentgenologiniam vaizdui formuoti tenkančios jonizuojančiosios spinduliuotės srauto dalis ir reikia padidinti ekspozicijos (apšvitos) trukmę, kuri atitinkamai padidina apšvitą jonizuojančiais spinduliais. Todėl dažniausiai naudojama maksimali rekomenduojama įtampa, ir taip gaunamos blogesnės kokybės rentgenogramos.

Dėl pastarųjų priežasčių buvo pradėtos kurti skaitmeninės elementariųjų dalelių registravimo sistemos (SEDRS), kurios pagerina rentgeno vaizdų kokybę ir gauna kur kas didesnę jų kiekį per tą pačią ekspozicijos trukmę, užtikrinant vaizdo jutiklių kokybės reikalavimus.

Šias skaitmenines sistemas kuria įvairūs mokslo centrai. 1992–1993 m. mikroelektronikos įmonėje „Venta“ buvo sukurti pirmieji pasaulyje GaAs integriniai krūviui jautrūs stiprintuvai (KJS) tokioms SEDRS sistemoms. Taip pat, pagal nacionalinę programą „Mikroelektronika elementariųjų dalelių tyrimams“ (1994–1997 m.), Tarptautinio Mokslo ir Kultūros Centro Pasaulinės Laboratorijos Lietuvos skyriaus projektus ir Europos Sąjungos Copernicus CP 9441180 projektą buvo toliau tobulinami ir kuriami GaAs KJS. Šiuose projektuose dalyvavo, vadovaujami akademiko J. Poželos, prof. A. Matulionio iš PFI, prof. J. Vaitkaus iš VU, prof. R. Navicko iš „Ventos“ ir VGTU grupės mokslininkai.

SEDRS, kuriose taikomi puslaidininkiniai jutikliai, taip pat plačiai naudojamos didelių energijų fizikoje, naujos kartos elementariųjų dalelių, atsirandančių susiduriant hadronams kelių šimtų teravoltų greitintuvuose, tyrimuose. Didžiajame hadronų priešpriešinių srautų greitintuve (*angl. Large Hadron Collider, LHC*) CERN laboratorijoje Ženevoje yra įdiegtos SEDRS,

kurios leidžia stebėti elementariųjų dalelių skriejimo trajektorijas, energijas, jų pasirodymo laikus, nustatyti jų greičius ir gyvavimo trukmes.

Taigi disertacijoje išnagrinėti SERDS aktyvieji taškiniai jutikliai ir jų pirminė, analoginė registravimo elektronika – krūviui jautrūs stiprintuvai. Sprendžiama krūviui jautrių stiprintuvų vartojamosios galios ir triukšmų mažinimo ir šių parametų optimizavimo problema, siekiant sukurti tokių krūviui jautrių stiprintuvų projektavimo metodiką. Pagal pasiūlytą projektavimo metodiką suprojektuoti 90 nm, 130 nm ir 0,25 μm KMOP technologijų, mažų triukšmų ir mažos vartojamos galios krūviui jautrūs stiprintuvai.

Darbo tikslas ir uždaviniai

Šio darbo tikslas – sukurti pirminių elementariųjų dalelių registravimo sistemose naudojamų aktyviųjų taškinių jutiklių ir jų krūviui jautrių stiprintuvų/priešstiprintuvių projektavimo metodiką ir algoritmus, skirtus mažos galios ir mažų triukšmų krūviui jautrių stiprintuvų projektavimui. Pagal šias metodikas iš teorinių modelių ir grafinių priklausomybių, aprašančių krūviui jautrių stiprintuvų/priešstiprintuvių parametrus, jų funkcines priklausomybes, būtų galima nustatyti optimalius tranzistorių matmenis minimalios vartojamosios galios ir triukšmų atžvilgiu.

Darbo tikslui pasiekti darbe reikia spręsti šiuos uždavinius:

1. Atlikti skaitmeninių elementariųjų dalelių registravimo sistemų ir juose naudojamų aktyviųjų taškinių jutiklių konstrukcijų vystymosi raidos analizę, kuri leistų nustatyti jų pagrindinių techninių parametų gerinimo kryptis.
2. Ištirti KMOP krūviui jautrių priešstiprintuvių pagrindines triukšmines dedamąsias ir jų priklausomybes nuo krūviui jautrių priešstiprintuvių pagrindinių elektrinių parametų.
3. Sukurti krūviui jautrių priešstiprintuvių tranzistorių geometrinių matmenų apskaičiavimo metodiką, kuri leistų nustatyti optimalius įėjimo tranzistoriaus matmenis ekvivalentinio triukšmų krūvio ir vartojamosios galios atžvilgiu.
4. Sukurtos projektavimo metodikos teisingumui patikrinti, suprojektuoti diferencinius, pakopinius krūviui jautrius priešstiprintuvius. Krūviui jautrių priešstiprintuvių projektavimui naudoti naujas 0,25 μm , 130 nm ir 90 nm KMOP technologijas. Atlikti suprojektuotų krūviui jautrių priešstiprintuvių modeliavimą ir skaičiavimus plačioje dažnių juostoje.
5. Ekvivalentinių triukšmų nuotėkio srovės triukšminei dedamajai sumažinti suprojektuoti krūviui jautrius priešstiprintuvius su nuotėkio kompensavimo grandinėmis.

6. Iširti ir suprojektuoti GaAs krūviui jautrų stiprintuvą, atliekantį pirminį krūvio signalo apdorojimą su ekvivalentiniu triukšmu krūviu mažiau nei 200 elektronų, registravimo trukme < 10 ns, vartojamąją galia < 1 mW.

Mokslinis naujumas

1. Teoriškai ir kompiuteriniu modeliavimu įvertinti krūviui jautrių stiprintuvų su KMOP tranzistoriais triukšminiai parametrai, jų priklausomybės nuo pagrindinių krūviui jautrių parametrų, tranzistorių matmenų ir jų elektrinių režimų.

2. Optimalaus krūviui jautraus priešstiprintuvio įėjimo tranzistorių matmenų apskaičiavimui įvesta kokybės funkcija, leidžianti apskaičiuoti optimalius tranzistoriaus matmenis ekvivalentinio triukšmų krūvio ir vartojamosios galios atžvilgiu.

3. Sukurti nanometrinės 90 nm ir submikroninės 130 nm ir 0,25 μ m KMOP technologijų diferenciniai, pakopiniai krūviui jautrūs priešstiprintuvai su mažesniu ekvivalentiniu triukšmų krūviu bei padidintu perdavimo koeficientu, esant labai žemai vartojamai galiai.

4. Submikroninei 130 ir nanometrinei 90 nm KMOP technologijoms suprojektuota, suskaičiuota ir išanalizuota aktyviojo taškinio jutiklio nuotėkio srovės kompensavimo grandinė, kuri ženkliai sumažino krūviui jautraus priešstiprintuvio ekvivalentinį triukšmų krūvį.

5. Pasiūlyta nauja aktyviųjų taškinių jutiklių analoginės elektronikos architektūra, kuri leistų sumažinti jutiklių nuotėkio srovės bei sumažinti krūviui jautrių priešstiprintuvių triukšmus ir valdyti perdavimo koeficientą, atraminę įtampą, darbinę srovę bei vartojamąją galia.

6. Suprojektuoti GaAs krūviui jautrūs stiprintuvai su sumažintu ekvivalentiniu triukšmų krūviu iki 184 elektronų, registravimo trukme iki 10 ns, vartojamąją galia iki 1 mW.

Tyrimų metodika

Disertacijoje naudojami analitiniai ir skaitiniai tyrimo metodai. Elementariųjų dalelių registravimo sistemoms modeliuoti ir signalams skaičiuoti buvo sukurti nauji algoritmai, sudarytos analitinės lygtys ir programų tekstai.

Rezultatams papildyti taikytos automatizuoto projektavimo programiniai paketai „MathCAD“, „Cadence Orcad“, „Slivaco SmartSpice, TCAD“ ir kiti. Gauti rezultatai apibendrinami ir lyginami su kitų autorių gautais rezultatais.

Ginamieji teiginiai

1. Originali KMOP krūviui jautrių priešstiprintuvių inžinerinio projektavimo ir skaičiavimo metodika, pagal kurią iš teorinių modelių ir grafinių priklausomybių, susiejančių krūviui jautrių priešstiprintuvių pagrindinius parametrus, galima apskaičiuoti optimalius tranzistorių matmenis vartojamos galios ir triukšmų atžvilgiu.

2. Nauji nanometrinių 90 nm ir submikroninių 130 nm, 0,25 μm KMOP technologijų diferenciniai, pakopiniai krūviui jautrūs priešstiprintuvai su aktyviųjų taškinių jutiklių nuotėkio srovės kompensavimo grandinėmis, kurių kokybės funkcijos minimalios reikšmės yra atitinkamai 80 μW ė, 98,4 μW ė, 297 μW ė.

3. Originali aktyviųjų taškinių jutiklių analoginės elektronikos architektūra su jutiklių nuotėkio srovės kompensavimo grandinių, krūviui jautraus priešstiprintuvių perdavimo koeficiento, darbinės srovės ir vartojamosios galios valdymo grandinėmis.

4. Eksperimentiniai krūviui jautrių priešstiprintuvių projektavimo, skaičiavimo ir modeliavimo rezultatai, atvaizduoti tokiomis priklausomybėmis, iš kurių analizės matyti krūviui jautrių priešstiprintuvių pagrindinių elektrinių parametrų gerinimo kryptys.

5. GaAs krūviui jautrių stiprintuvų pagrindinių elektrinių parametrų funkcinės priklausomybės ir krūviui jautrūs stiprintuvai su sumažintu ekvivalentiniu triukšmų krūviu iki 200 elektronų, registravimo trukme iki 10 ns ir vartojama galia mažiau kaip 1 mW.

Darbo apimtis

Disertaciją sudaro šeši skyriai, iš kurių pirmasis yra įvadas, o paskutinytis – rezultatų apibendrinimas. Taip pat yra keturi priedai.

Pirmajame skyriuje nagrinėjamas problemos aktualumas, formuluojamas darbo tikslas bei uždaviniai, aprašomas mokslinis darbo naujumas, pristatomi autoriaus pranešimai ir publikacijos, disertacijos struktūra.

Antrasis skyrius skirtas literatūros apžvalgai. Jame nagrinėjamos skaitmeninės elementariųjų dalelių registravimo sistemos. Analizuojami aktyvieji taškiniai jutikliai ir juose naudojamų krūviui jautrių stiprintuvų struktūra, veikimo principai, pagrindiniai keliami techniniai reikalavimai.

Trečiajame skyriuje analizuojami krūviui jautrių stiprintuvų triukšminiai parametrai, krūvio stiprintuvų kokybės funkcija, leidžianti surasti optimalius įėjimo tranzistoriaus matmenis, minimalios galios ir triukšmų atžvilgiu.

Ketvirtajame skyriuje pateikiami suprojektuotų 90 nm, 130 nm ir 0,25 μm KMOP technologijos diferencinių, pakopinių krūviui jautrių priešstiprintuvių skaičiavimo ir modeliavimo rezultatai.

Penktajame skyriuje aprašomi krūviui jautrūs stiprintuvai su GaAs elementais, pateikiamas suprojektuotas GaAs krūviui jautrus stiprintuvas su sumažintu ekvivalentiniu triukšmu, registravimo trukme ir vartojamąja galia.

Darbo apimtis – 113 puslapių, neskaitant priedų, tekste panaudotos 56 numeruotos formulės, 46 paveikslai ir 7 lentelės. Rašant disertaciją buvo panaudotas 101 literatūros šaltinis.

Bendrosios išvados

1. Sukurta krūviui jautrių stiprintuvų inžinerinio skaičiavimo ir projektavimo metodika, pagal kurią iš teorinių modelių ir grafinių priklausomybių, siejančių krūviui jautrių stiprintuvų parametrus su tranzistorių matmenimis bei tranzistorių darbo režimais, galima apskaičiuoti tranzistorių matmenis, vartojamą galią bei minimalius triukšmus ir kitus parametrus. Optimalaus KJS įėjimo tranzistorių matmenų apskaičiavimui įvesta KJS kokybės funkcija, leidžianti gauti optimalius tranzistoriaus matmenis ekvivalentinių triukšmų krūvio ir vartojamosios galios atžvilgiu. KJS kokybės funkcija yra $ENC(W)$ ir $P(W)$ funkcijų kvadratinio pobūdžio su vienu minimumu sandauga. Minimumo taške apskaičiuojamas optimalus tranzistoriaus plotis, pvz.: 130 nm technologijos atveju gauta, kad optimalus įėjimo tranzistoriaus plotis W_{opt} yra 1...1,2 μm ribose, o 90 nm tranzistoriaus ilgio technologijoje W_{opt} apie 430...450 nm. Ši kokybės funkcija naudotina įvairių KJS palyginamajai analizei.

2. Pasiūlyta nauja SEDRS ATJ analoginės elektronikos architektūra, kuri leidžia sumažinti jutiklių nuotėkio srovės ir KJP triukšmus bei valdyti perdavimo koeficientą, atraminę įtampą, darbinę srovę bei vartojamą galią. Nuotėkio srovės kompensavimo grandinei valdyti panaudojus 8-bitų SAK su srovės išėjimu, galima sukomutuoti 255 galimų KJP $2I_p$ srovės kombinacijų, t. y. nuo 0 nA iki 255 nA, kas 1 nA. Toks nuotėkio srovės kompensavimo grandinės $2I_p$ srovės valdymas apimtų plačią ATJ nuotėkio srovės juostą ir leistų sumažinti KJP ENC .

3. Suprojektuotas nanometrinės 90 nm 90SRF technologijos KJP su nuotėkio srovės kompensavimo grandine, vartojantis labai mažą apie 500 nW galią, o jo kokybės funkcija yra lygi 80 μW . Kiti pagrindiniai KJP parametrai yra tokie: vienpolis išėjimo signalas, kurio registravimo trukmė τ_p yra apie (35...40) ns, perdavimo koeficientas (60...90) mV/k Φ , išėjimo signalo netiesiškumas (1...5) k Φ įėjimo signalo intervale yra apie 1,6 %, o ekvivalentinis triukšmų krūvis, kai įėjimo signalas Q_{det} diapazone (1...10) k Φ ir jutiklio talpa C_{det} =30 fF, mažesnis nei 160 e $\cdot$.

4. Submikroninei 130 nm SCN013 CMRF8SF KMOP technologijai apskaičiuotas ir išanalizuotas KJP su detektoriaus nuotėkio srovės

kompensavimo grandine, kuri sumažino ekvivalentinį triukšmų krūvį ENC 23 %, t.y. iki 82 ē. Šis ENC minimumas gautas, kai nuotėkio srovė keitėsi nuo -3 nA iki +6 nA. Skaičiavimai atlikti su SPICE programiniais paketais, naudojant IBM kompanijos 130 nm technologijos KMOP tranzistorių BSIM4 modelius su triukšminiais parametrais. KJP perdavimo koeficientas lygus $K=115$ mV/kē, o registravimo trukmė $\tau_p=45$ ns, vartojamoji galia vienam kanalui gauta apie 1,2 μW. Kokybės funkcija yra lygi 98,4 μWē.

5. Atlikti 0,25 μm technologijos KJP įvairiose veikimo sąlygose skaičiavimai ir analizė, naudojant kompanijos MOSIS 0,25 μm technologijos KMOP tranzistorius ir jų BSIM3V3 modelius. Gauti tokie pagrindiniai KJP parametrai: perdavimo koeficientas $K=125$ mV/kē ir registracijos trukmė $\tau_p=50$ ns, vartojamoji galia yra apie 2,2 μW/priešstiprintuviui, o ekvivalentinis triukšmų krūvis įėjime mažesnis nei 110 ē. Tokio KJP kokybės funkcija yra lygi 297 μWē, ir lyginant su tos pačios technologijos CERN MEDIPIX-2 KJP, yra 4 kartus mažesnė.

6. GaAs krūviui jautrių stiprintuvų skaičiavimo ir modeliavimo su ORCAD-PSpice programa rezultatai buvo gauti įvairiose KJS darbo sąlygose, kai taškinių jutiklių talpų C_{det} diapazonas buvo (0,05...1) pF, įėjimo signalų diapazonas $Q_{det}=1...100$ fC, išėjimo apkrova $R_L=50$ Ω, 1 kΩ, 10 kΩ, 100 kΩ ir 1 MΩ; $C_L=2,5$ pF, o aplinkos temperatūra keitėsi nuo -60°C iki +125°C. Šių priklausomybių analizė parodė GaAs KJS pagrindinių elektrinių parametrų gerinimo kryptis, pvz.: KJS elektriniai parametrai, kai įėjimo signalas keitėsi nuo 1 iki 20 fC, stiprintuvo apkrovos varža – 1 MΩ, apkrovos talpa – 2,5 pF, o įėjimo talpa 0,2 pF, apskaičiuoti tokie: registracijos trukmė lygi 8,5 ns, perdavimo koeficientas – 37,7-39,4 mV/fC, ekvivalentinis triukšmų krūvis ENC KJS įėjime yra mažas ir lygus 184 ē, o vartojamoji galia neviršija 1 mW. Kai yra maža KJS apkrovos varža, tai gaunami ir mažesni triukšmai, tačiau didesnė vartojamoji galia, pvz.: kai apkrova yra lygi 50 Ω, tai atitinkamai $ENC=99$ ē, o galia – 2,41 mW; o kai apkrova yra lygi 1 MΩ ir 2,5 pF, tai – 184 ē ir 0,94 mW.

Trumpos žinios apie autorių

Vaidotas Barzdėnas gimė 1980 m. birželio 19 d. Vilniuje.

2002 m. įgijo elektros ir elektronikos inžinerijos bakalauro laipsnį Vilniaus Gedimino technikos universiteto Elektronikos fakultete. 2004 m. įgijo elektros ir elektronikos inžinerijos mokslo magistro laipsnį Vilniaus Gedimino technikos universiteto Elektronikos fakultete. 2000–2001 m. dirbo Radijo aparatūros katedros laborantu. Vaidotas Barzdėnas 2001 m. stažavosi Vokietijoje Stralsundo aukštojoje mokykloje. 2004–2008 m. – Vilniaus Gedimino technikos universiteto Kompiuterių inžinerijos katedros doktorantas.

Vaidotas BARZDĖNAS

RESEARCH AND APPLICATION OF PRIMARY CIRCUITS FOR
REGISTRATION SYSTEMS OF ELEMENTARY PARTICLES

Summary of Doctoral Dissertation
Technological Sciences
Electrical Engineering and Electronics (01T)

ELEMENTARIŲJŲ DALELIŲ REGISTRAVIMO SISTEMŲ PIRMINIŲ
GRANDINIŲ TYRIMAS IR TAIKYMAS

Daktaro disertacijos santrauka
Technologijos mokslai, elektros ir elektronikos inžinerija (01T)

2008 08 06. 1,5 sp. I. Tiražas 100 egz.
Vilniaus Gedimino technikos universiteto
leidykla „Technika“, Saulėtekio al. 11, LT-10223 Vilnius
<http://leidykla.vgtu.lt>
Spausdino UAB „Baltijos kopija“,
Kareivių g. 13B, 09109 Vilnius
<http://www.kopija.lt>