

ŠIAULIŲ UNIVERSITETAS  
TECHNOLOGIJOS IR GAMTOS MOKSLŲ FAKULTETAS  
ELEKTROS INŽINERIJOS KATEDRA

GEDAS JUŠKA

Įtampos inverterio laboratorinio stendo modernizavimas  
Bakalauro darbas

**Vadovas**

asist.. E. Bielskis

Šiauliai, 2015

ŠIAULIŲ UNIVERSITETAS  
TECHNOLOGIJOS IR GAMTOS MOKSLŲ FAKULTETAS  
ELEKTROS INŽINERIJOS KATEDRA

**TVIRTINU**

Katedros vedėjas  
lek. dr. D. Balbonas

2015 06

Įtampos inverterio laboratorinio stendo modernizavimas  
Elektros inžinerijos bakalauro darbas

**Vadovas**

\_\_\_\_\_ asist. E. Bielskis  
2015 06

**Recenzentas**

\_\_\_\_\_ A. Stuknys  
2015 06

**Atliko**

E-11 gr. stud.

\_\_\_\_\_ G. Juška  
2015 06

ŠIAULIAI, 2015

Juška G. perform modernization of voltage converter laboratory kit. Electrical engineering Bachelor's Thesis / scientific advisor Assoc. E. Bielskis; Šiauliai University, the faculty of Technology and Natural science, Electronic and electrical Department. – Šiauliai, 2015. 40p.

## **SUMMARY**

Relevance. The usage of renewable energy sources are increasingly expanding not only in industry, but also in households. Everyone wants to meet the electricity needs without purchasing it from the grid. The produced electricity by renewable energy sources are stored in battery packs, a problem arise when need to use stored electricity to household applications, because household appliances use 230 V, 50 Hz supply. So stored electricity need to be converted.

In that case, students of electrical engineering have to know how voltage converter works and what for is it. The existing voltage converter laboratory kit is outdated and has limited possibilities. So it was decided to modernize a training stand of voltage converter.

In this Bachelor's thesis I have described operation principles of voltage inverter, and it design process. Also there are described all the selected components, and presented their characteristics. The inverter was designed so that it would be clearly what components it contains.

Conclusions:

The voltage inverter training stand was updated and extended it capabilities.

The price of this stand is much lower in comparison with similar stands offered by other manufacturers.

Students will learn about this power electronics device while performing laboratory task.

2015 m. \_\_\_\_\_ mėn. \_\_\_ d.

## BAKALAURO BAIGIAMOJO DARBO UŽDUOTIS

*Studentui* GEDUI JUŠKAI

*Darbo tema:* Įtampos inverterio laboratorinio stendo modernizavimas

Patvirtinta 201\_ m. \_\_\_ mėn. \_\_\_ d. fakulteto dekanų potvarkiu Nr.: \_\_\_\_\_

*Užbaigto ir pilnai apiforminto baigiamojo darbo pateikimo terminas:* 2015 m. birželio 1 d.

*Darbo tikslas:* Patobulinti esamą inverterio stendą: praplečiant inverterio veikimo įtampų diapazoną, darbinį dažnių spektrą (nešlio dažnio), bei laboratorinių darbų su šiuo stendu apimtį.

*Duomenys projektui:* Reikalavimai tokių keitiklių sistemoms, saugos reikalavimai

*Skaičiuojamojo - aiškinamojo rašto turinys:*

Įvadas

1.1 Bendra informacija apie inverterius

1.2 Esamo inverterio stendo apžvalga

1.3 Modifikuoto keitiklio numatomos charakteristikos

1.4 Saugos ir keitiklio sistemos reikalavimai

1.5 Struktūrinės schemos sudarymas

1.6 Elektroninių grandinių projektavimas, skaičiavimas

1.7 Keitiklio praktinė realizacija

1.8 Gautų rezultatų aprašymas

2. Išvados

3. Literatūra

4. Priedai

*Grafinė dalis:*

Inverterio principinė elektrinė schema

Inverterio spausdintinės plokštės brėžinys

*Užduoties įteikimo data:* 2015 m. kovo 17 d.

**Vadovas**

\_\_\_\_\_  
(parašas)

Asist. Edvardas Bielskis

\_\_\_\_\_  
(vardas, pavardė)

**Užduotį gavau**

\_\_\_\_\_  
(parašas)

Gedas Juška

\_\_\_\_\_  
(vardas, pavardė)

## Turinys

IŽANGA .....	9
1. BENDRA INFORMACIJA APIE INVERTERIUS .....	10
2. ESAMO INVERTERIO STENDO APŽVALGA .....	13
2.1 INVERTERIO STRUKTŪRA .....	13
2.2 INVERTERIO VEIKIMO PRINCIPAS .....	13
2.3 INVERTERIO SIGNALŲ FORMUOTUVAS .....	14
2.4 ĮTAMPOS KONVERTAVIMO DALIS .....	16
2.5 LC FILTRAS .....	17
2.6 INVERTERIO STENDO TRŪKUMAI .....	18
3. INVERTERIO PROJEKTAVIMAS .....	19
3.1 REIKALAVIMAI INVERTERIUI .....	19
3.1.1 Saugos reikalavimai: .....	19
3.1.2 Reikalavimai stendui: .....	19
3.2 STRUKTŪRINĖ PROJEKTUOJAMO INVERTERIO STENDO SCHEMA .....	19
3.3 SG3525 IMPULSO PLOČIO MODULIATORIUS .....	20
3.4 TL494 IMPULSO PLOČIO MODULIATORIUS .....	23
3.5 IR2111 TRANZISTORIŲ VALDIKLIS .....	25
3.6 MOSFET LAUKO TRANZISTORIUS .....	28
3.7 SIGNALŲ TARP VALDIKLIŲ IR INVERTERIO SUDERINAMUMAS .....	29
3.8 ŠVARIOS SINUSINĖS VALDIKLIO KŪRIMAS .....	31
3.8.1 TL494 lusto oscilatoriaus dažnio parinkimas .....	31
3.8.2 Projektuojamos grandinės lusto TL494 aptarnavimui .....	31
3.9 MODIFIKUOTO SINUSO VALDIKLIO KŪRIMAS .....	32
3.9.1 SG3525 oscilatoriaus dažnio parinkimas .....	32
3.9.2 Projektuojamos grandinės lusto SG3525 aptarnavimui .....	32
3.10 MAITINIMO BLOKO PROJEKTAVIMAS .....	34
3.11 LC FILTRO PROJEKTAVIMAS .....	35
3.12 SPAUSDINTINĖS PLOKŠTĖS GAMYBA IR SURINKIMAS .....	35
3.13 INVERTERIO BANDYMAI .....	37
3.13.1 Švarios sinusinės inverterio bandymas .....	37
3.13.2 Modifikuoto sinuso inverterio bandymas .....	41
IŠVADOS .....	46

LITERATŪRA.....	47
PRIEDAI.....	48

## Paveikslu sąrašas

1.1 pav. Tipinis vienfazis įtampos inverteris. ....	11
1.2 pav. Stačiakampės moduliacijos veikimo principas.....	11
1.3 pav. Modifikuotos sinusoidės grafinė išraiška.....	12
2.1 pav. Esamo inverterio stendo bendras vaizdas.....	13
2.1 pav. Vidutinės įtampos priklausomybė nuo impulso pločio .....	14
2.3 pav. Bendra inverterio schema.....	14
2.4 pav. Inverterio impulsus formuojančios dalies (komparatoriaus) išėjimo priklausomybė .....	15
2.5 pav. Pjūklinės įtampos generatoriaus principinė schema.....	15
2.6 pav. Inverterio išėjimo įtampa .....	17
3.1 pav. Inverterio stendo struktūrinė schema .....	19
3.2 pav. Oscilatoriaus dažnio parinkimo grafikas.....	21
3.3 pav. Principinė sg3525 schema.....	22
3.4 pav. Oscilatoriaus dažnio parinkimo grafikas.....	24
3.5 pav. Principinė tl494 schema .....	24
3.6 pav. Principinė tranzistorių valdiklio ir2111 schema.....	26
3.7 pav. Ir2111 vidinė funkcinė schema .....	26
3.8 pav. Ir2111 lusto veikimo principo aiškinamoji schema .....	27
3.9 pav. Ir2111 išėjimų signalų priklausomybė .....	28
3.10 pav. Išėjimų signalų priklausomybė nuo įėjimo signalo oscilograma .....	29
3.11 pav. Emiterio jungimo grandinės .....	30
3.12 pav. Loginių ir-ne elementų principinė jungimo schema.....	30
3.13 pav. Tl494 elektrinė schema .....	32
3.14 pav. Sg3525 elektrinė schema.....	34
3.15 pav. Maitinimo bloko elektrinė schema.....	34
3.16 pav. Lc filtro elektrinė schema.....	35
3.17 pav. Surinktas inverterio stendas .....	37
3.18 pav. Surinktas lc filtro stendas .....	37
3.19 pav. Inverterio išėjimo oscilograma.....	38

3.20 pav. Lc filtro jungimo schema .....	38
3.21 pav. Inverterio išėjimo oscilograma.....	39
3.22 pav. Lc filtro jungimo schema .....	39
3.23 pav. Inverterio išėjimo oscilogramos .....	40
3.24 pav. Inverterio išėjimo oscilogramos .....	41
3.25 pav. Inverterio išėjimo oscilogramos .....	42
3.26 pav. Inverterio išėjimo oscilogramos .....	43
3.27 pav. Įtampos priklausomybė nuo šaltinio įtampos grafikas .....	44
3.28 pav. Inverterio išėjimo oscilogramos .....	44

### **Lentelių sąrašas**

3.1. Lentelė mikroschemos sg3525 pagrindinės charakteristikos (maksimalios vertės) .....	22
3.2. Lentelė mikroschemos sg3525 rekomenduojamos darbinės sąlygos.....	22
3.3. Lentelė mikroschemos tl494 rekomenduojamos darbinės sąlygos .....	25
3.4. Lentelė mikroschemos tl494 pagrindinės charakteristikos (maksimalios vertės).....	25
3.5. Lentelė tranzistorių valdiklio ir2111 pagrindinės charakteristikos (maksimalios vertės) .....	26
3.6. Lentelė tranzistorių valdiklio ir2111 rekomenduojamos darbinės sąlygos.....	27
3.7. Lentelė mosfet irf3710 tranzistoriaus charakteristikos .....	29
3.8. Lentelė įtampos priklausomybė nuo šaltinio įtampos duomenų lentelė .....	43

## Ižanga

Inverteris – prietaisas kuris nuolatinę įtampą verčia į norimo dažnio ir amplitudės impulsinę įtampą. Inverteris yra galios elektronikos įtaisas, kuris naudojamas elektros variklių valdymui, nepertraukiamo maitinimo šaltiniams, aktyviems elektros tinklo filtrams, lanksčioms kintamos įtampos perdavimo sistemoms, bei akumuliatoriuose sukauptai elektros energijai konvertuoti į patogią vartotojui naudoti įtampą, o tai yra aktualu, nes sparčiai vystosi atsinaujinančių energijos šaltinių panaudojimas, kuriuos naudojant pagaminta elektros energija yra kaupiama akumuliatorių baterijose.

Šis bakalauro darbas parašytas taip, kad galios elektronikos dalyko studentai galėtų naudoti kaip papildomą mokomąją medžiagą, bei pasiruošti laboratorinio darbo užduočiai. Tuo tikslu darbe yra aprašyti pagrindiniai elektronikos komponentai kurie sudaro inverterio stendą, bei pateiktos jų charakteristikos ir vidinių komponentų schemas, kurios detalios aprašytos.

Pagrindinis šio darbo tikslas yra atnaujinti ir praplėsti inverterio stendo galimybes. Taip pat svarbu pažymėti tai, kad studentai naudodamiesi programiniu paketu „MATLAB“, jos virtualioje aplinkoje sumodeliuoja bei tiria įtampos inverterį (atlieka laboratorinio darbo užduotį), tačiau programoje elementai sudarantys inverterį yra idealizuoti ir neatitinka realios tikrovės, tad realus modernizuotas inverterio stendas praplės studentų žinias.

## 1. Bendra informacija apie inverterius

Inverteris - tai keitiklis keičiantis nuolatinę įtampą, pageidaujamo dažnio kintamąja.

Keitiklio išėjimas gali būti stačiakampės, modifikuotos sinusinės, impulsinės sinusinės ar sinusinės signalo formos, priklausomai nuo grandinės schemos. Dauguma šiuolaikinių keitiklių gamina modifikuotą sinusinę arba tikrą sinusinę įtampą. Modifikuotą sinusoidę gaminantys inverteriai yra santykinai nebrangūs, ir populiarus tipas. Tikrą sinusoidinę įtampą išduodantys keitikliai brangiausi, tačiau jie išduoda idealią sinusinę įtampą. Su šia įtampa veiks bet kuris prietaisas, ypač kai kuri jautri įranga, pavyzdžiui, tam tikros medicinos įrangos reikalauja itin idealios įtampos. Pavyzdžiui, radijo ir televizinė įranga su pilnos sinusoidės keitikliu dirba geriau, nes modifikuotos stačiakampės bangos sinusinė įtampa trikdo ryšį ir sukelia statinį ar kitos rūšies triukšmą.

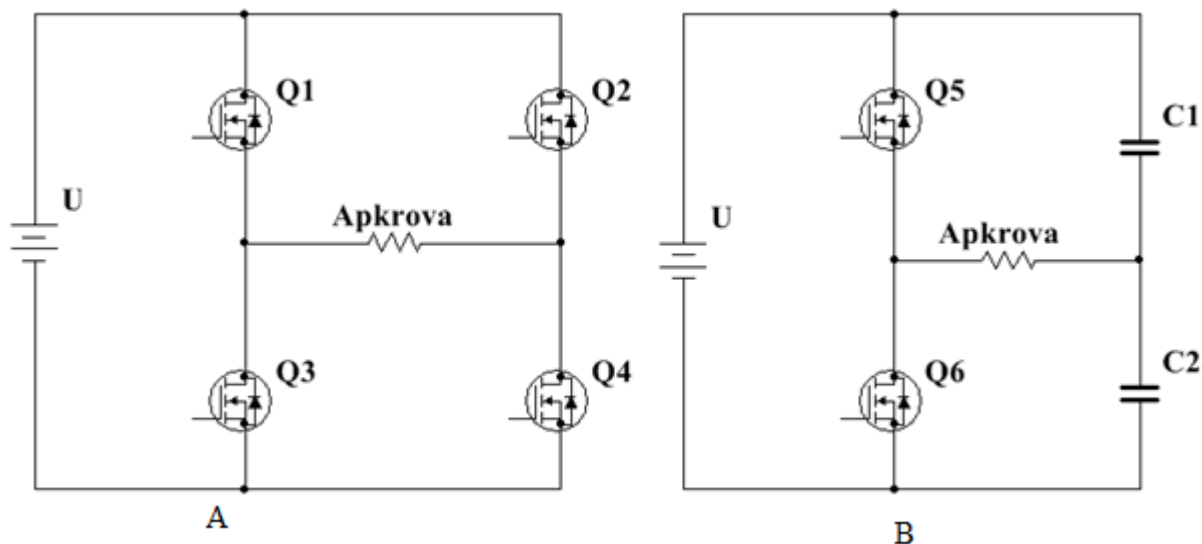
Tokie įrenginiai naudojami variklių sukimosi greičiui reguliuoti (angl. ASD – Adjustable speed drive), nepertraukiamo maitinimo šaltiniams (angl. UPS – Uninterruptible power supply), statiniams reaktyviosios galios kompensatoriams (angl. STATCOMs - static synchronous compensator), lanksčioms kintamos įtampos perdavimo sistemoms (angl. FACT – Flexible AC transmission system), įvairiems įtampos kompensatoriams ir alternatyviems elektros energijos šaltiniams. Priklausomai nuo išėjimo įtampos pobūdžio ir inverterio topologijos dar vadinamas įtampos šaltinio inverteris (angl. VSI – voltage source inverter), kuriuose valdoma išėjimo įtampos forma. Taip pat gali būti srovės šaltinių inverterių topologijų (angl. CSI – current source inverter), kuriuose valdoma srovės išėjimo forma.

Kadangi tranzistoriai dirba rakto režimu, tad inverterio išėjimo įtampa yra impulsinė. Jai formuoti naudojami įvairūs impulso pločio moduliacijos (angl. PWM – pulse width modulation) metodai. Kadangi išėjimo įtampa nėra sinusoidės pavidalo, ją sudaro daug harmonikų. Pagrindinę harmoniką užtikrina moduliacijos būdas, kuris valdo raktų būsenas. Dažniausiai naudojami nešlio dažniu pagrįsti, pvz. sinuso, (angl. SPWM – sinusoidal pulse width modulation), erdvinio vektoriaus (angl. SV – space vector) ir selektyvaus harmonikų šalinimo (angl. SHE - selective harmonic elimination) moduliacijos būdai.

Įtampos šaltinių inverteriai generuoja įtampos impulsus, todėl apkrova turėtų būti induktyvinio pobūdžio, kad būtų gaunama sinuso dėsnio kintanti išėjimo srovė. Talpinio pobūdžio apkrova įtampos šaltinio inverteryje sukurtų didelius srovės šuolius. Tokiu atveju reikalingas induktyvusis filtras tarp inverterio išėjimo ir apkrovos. Kita vertus, srovės šaltinio inverteriai generuoja srovės impulsus, todėl apkrova turėtų būti talpinio pobūdžio, kad būtų gaunama sinuso dėsnio kintanti išėjimo įtampa. Induktyvinio pobūdžio apkrova srovės šaltinio

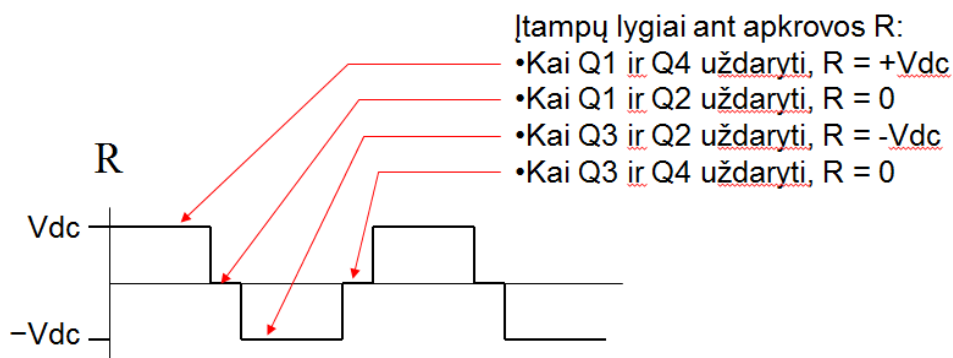
inverteryje sukurtų didelių įtampos šuolių. Tokiu atveju reikalingas talpinis filtras tarp inverterio išėjimo ir apkrovos.

Vienfaziai įtampos šaltinių inverteriai gali būti dviejų topologijų: pusės ir viso tiltelio.

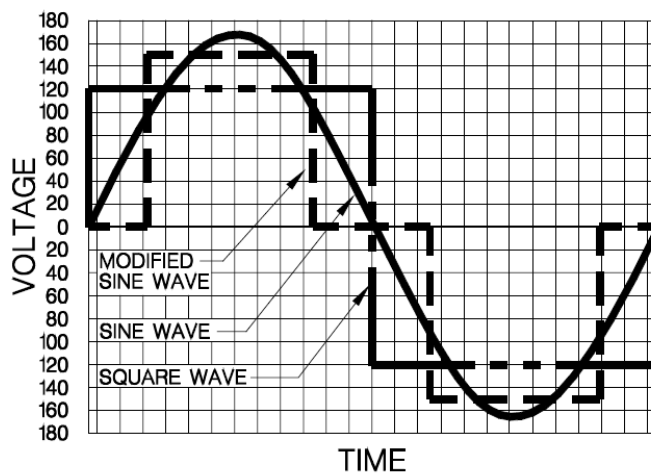


1.1 pav. Tipinis Vienfazis įtampos inverteris. (A - viso tiltelio, B - pusės tiltelio)

Pusės tiltelio topologijų inverterių galia neviršija kelių kilovatų eilės galios, viso tiltelio topologija naudojama jau galingesniems inverteriams gaminti. Jie plačiai naudojami maitinimo šaltiniuose, vienfaziuose nepertraukiamo maitinimo šaltiniuose, įvairiuose energijos keitikliuose ir kt. Stačiakampės moduliacijos veikimo principas pavaizduotas 1.2 paveiksle. Grafinė išraiška modifikuotos sinusoidės pavaizduota 1.3 paveiksle.



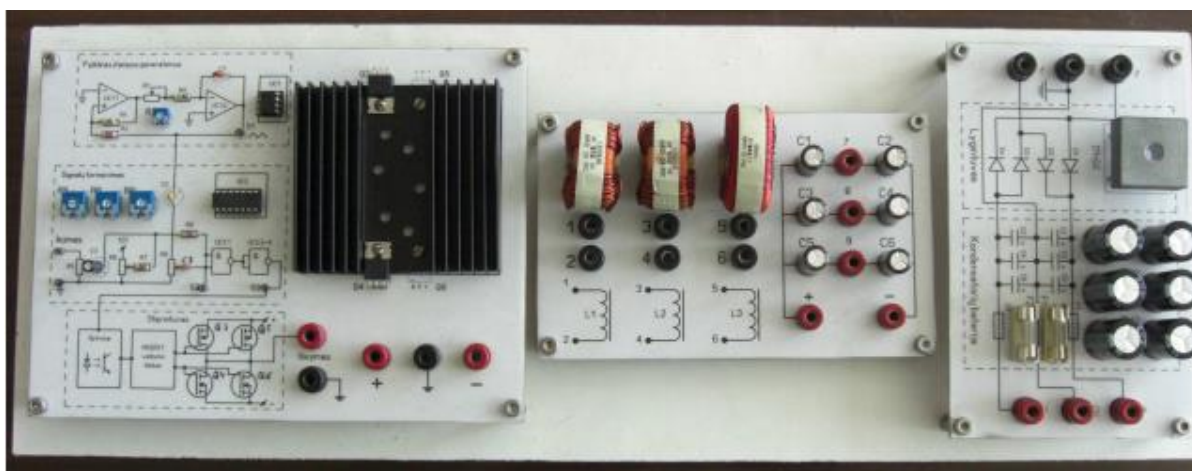
1.2 pav. Stačiakampės moduliacijos veikimo principas



1.3 pav. Modifikuotos sinusoidės grafinė išraiška [11]

## 2. Esamo inverterio stendo apžvalga

### 2.1 Inverterio struktūra



2.1 pav. Esamo inverterio stendo bendras vaizdas

Esamas inverterio stendas sudarytas iš šių blokų:

- inverteris;
- LC filtrų blokas;
- srovės lygintuvas;
- žeminantis įtampą transformatorius.

Patį inverterį sudaro keli komponentai:

- pjūklinės įtampos generatorius;
- impulsinius signalus formuojančios dalies;
- galios stiprintuvo.

### 2.2 Inverterio veikimo principas

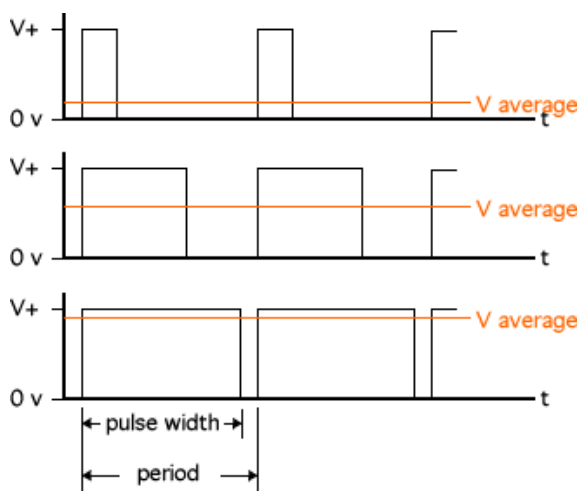
Šio inverterio veikimo principas paremtas aukšto dažnio impulso pločio keitimu. Keičiant impulso plotį, keičiasi ir vidutinės įtampos vertė. Priklausomybė pavaizduota 2.2 paveiksle. Impulso pločio įtampos vertė apskaičiuojama pagal formulę:

$$U_{vid} = \frac{1}{T} \int_0^T U_{vid}(t) dt = \frac{1}{T} (D \cdot T \cdot U_m) = D \cdot U_m \quad (2.1)$$

čia: T – pilnas impulso periodas;

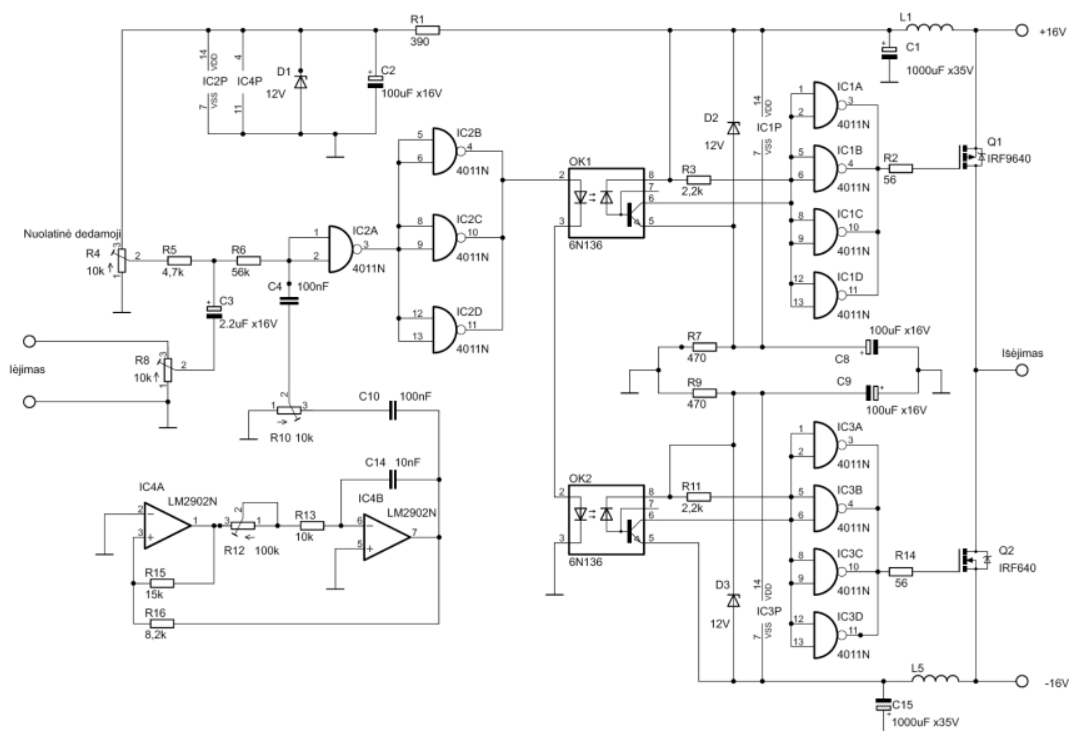
D – Impulso periodo dalis, kai impulsas aukšto lygio,  $0 \leq D \leq 1$ ;

$U_m$  – impulso amplitudinė įtampa.



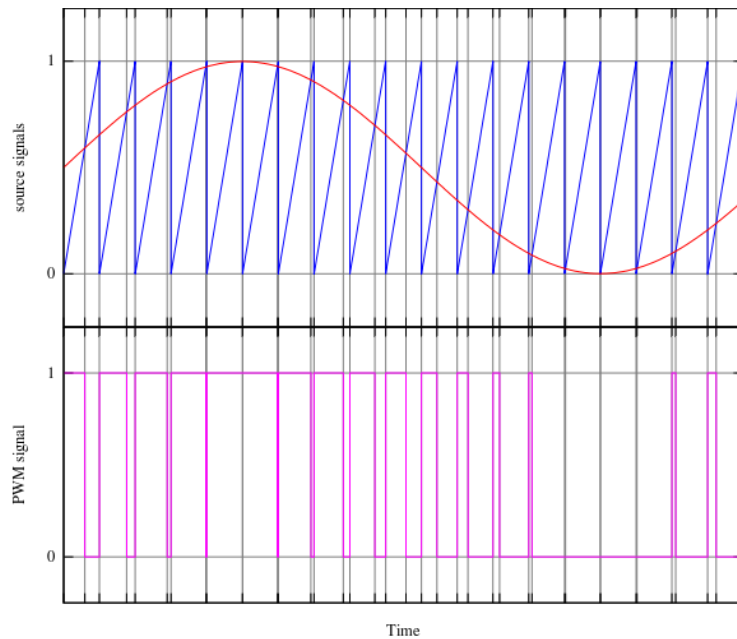
2.1 pav. Vidutinės įtampos priklausomybė nuo impulso pločio

### 2.3 Inverterio signalų formuotuvas



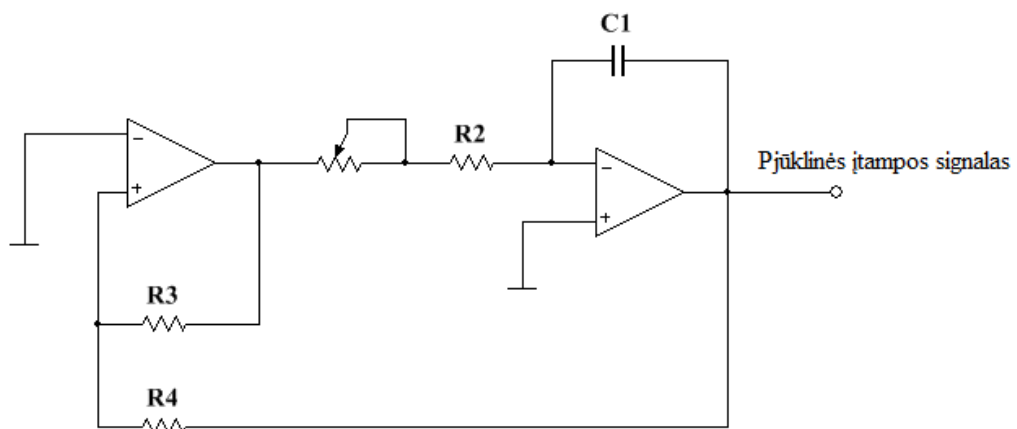
2.3 pav. Bendra inverterio schema [5]

Jei į komparatorių paduotume sinusinį įtampos signalą ir pjūklinės įtampos signalą, išėjime impulso plotis būtų formuojamas laiko atžvilgiu pagal sinusinio signalo dėsnį, kaip pavaizduota 2.4 paveiksle. Todėl inverterio išėjimo vidutinė įtampa keičiasi pagal sinuso dėsnį.



2.4 pav. Inverterio impulsus formuojančios dalies (komparatoriaus) išėjimo priklausomybė laiko atžvilgiu, kintant sinusinės ir pjūklinės įtampos signalams; raudona – sinusinis signalas; mėlyna – pjūklinės įtampos signalas; rožinė – suformuoti impulsai. [10]

Pjūklinės įtampos generatorių sudaro du operaciniai stiprintuvai, vienas iš jų veikia komparatoriaus režimu, o kitas integruoja sukurtų stačiakampių impulsų signalus. Kadangi komparatorius padarytas su histerezės kilpa, tad galima reguliuoti pjūklinės įtampos amplitudę. Tarp histerezės ir pjūklinės įtampos amplitudės yra tiesioginis ryšys. Tai yra, didinant histerezės kilpą pjūklinės įtampos amplitudė didėja ir atvirkščiai, mažinant mažėja. Histerezė formuojama R3 ir R4 rezistoriais, 2.5 paveikslas.



2.5 pav. Pjūklinės įtampos generatoriaus principinė schema

Signalų formavimo blokas sudarytas iš signalų maišytuvo (mikserio) ir stačiakampių impulsų formuotuvo (komparatoriaus). Kad pjūklinė įtampa švytuotų, įėjimo signalas yra

sudedamas su pjūklinės įtampos signalu. Tuomet pjūklinės įtampos signalas švytuoja sinusinio signalo dėsnio.

Komparatorių sudaro IR-NE skaitmeninės logikos elementas. Švytuodama pjūklinė įtampa apie loginio elemento persijungimo tašką, perjungia išėjimo būvį iš aukšto signalo į žemą ir atvirkščiai, iš žemo signalo į aukštą, taip, kad impulsų plotis formuojamas pagal sinuso dėsnį. Kadangi vieno loginio elemento IR-NE išėjimo signalas yra mažos galios, todėl panaudota dar trys lygiagrečiai sujunkti loginiai IR-NE elementai.

Signalų formuotuvą galima reguliuoti trijų signalų amplitudes:

- pjūklinės įtampos amplitudę (reguliuojant R2);
- nuolatinės įtampos vertę (reguliuojant R3);
- įėjimo signalo amplitudę (reguliuojant R6).

Rezistoriumi R2 reguliuojant pjūklinės įtampos amplitudę, keičiasi inverterio jautrumas. Sumažinus amplitudę pjūklinės įtampos galime į padavimą paduoti mažesnę įėjimo signalą, tačiau gauti tokią pačią amplitudę išėjimo kaip ir prieš tai, bet dėl to mažėja inverterio stabilumo atsarga.

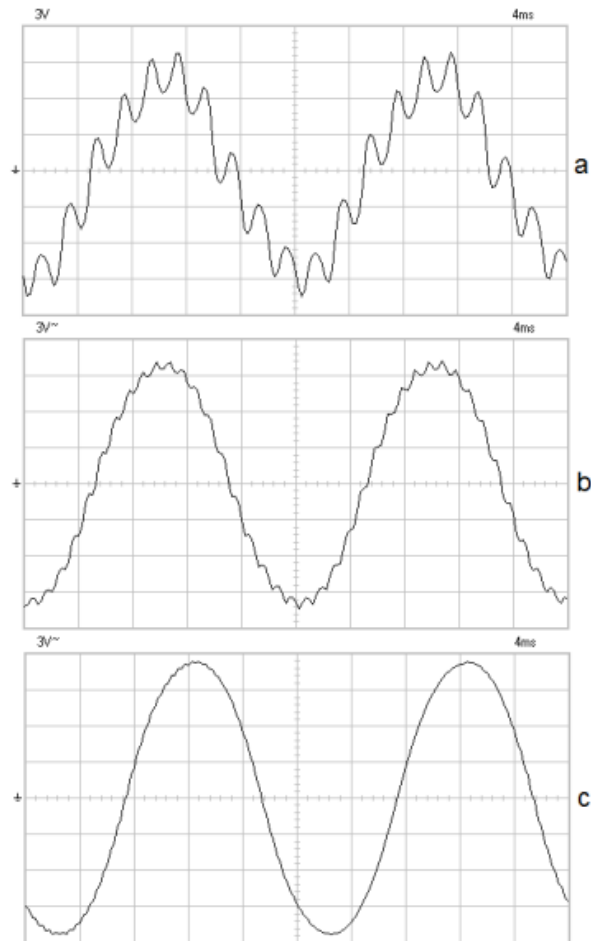
Nuolatinės įtampos dedamąją reguliuoti galima R3 rezistoriumi. Ši dedamoji reikalinga norint nustatyti pjūklinės įtampos darbo tašką. tai daroma kai į įėjimą nėra paduotas signalas, tada išėjime turime gauti impulsus kurių plotis turi būti puse periodo.

Įėjimo amplitudės signalas yra reguliuojamas rezistoriumi R6. Jis reikalingas norint padidinti ar sumažinti inverterio išėjimo signalo gautą įtampą.

## **2.4 Įtampos konvertavimo dalis**

Galios stiprintuvas sudarytas iš „MOSFET“ tipo lauko tranzistorių, kurie dirba rakto režimu. tranzistoriai yra skirtingo tipo kanalų, P kanalo ir N kanalo tipo, dėl to kad jie maitinami skirtingo poliškumo signalais. P kanalo tipo tranzistorius komutuoja teigiamą signalo dalį, N tipo – neigiamą. Be to, tranzistoriai dirbdami rakto režimu sukuria darbo sroves, kurios sukuria maitinimo grandinėse trikdžius, o inverterio aptarnaujanti grandis sudaryta iš skaitmeninės logikos komponentų, kurie yra jautrūs trikdžiams. Jai apkrova būtų didelė tiek kad sukurtų pakankamo dydžio trikdį, tai inverterio valdymo sistemos gali dirbti nestabiliai.

Sinusinio signalo forma inverterio išėjime labai priklauso nuo pjūklinės įtampos dažnio. kuo dažnis didesnis, tuo sinusinio signalo forma tikslesnė (žr. 2.6 pav.).



2.6 pav. Inverterio išėjimo įtampa, keičiant tranzistorių komutavimo dažnį, kai filtre įjungtos dvi poros elektrolitinių kondensatorių po 100  $\mu\text{F}$  (pjūklinės įtampos dažnis: a – 500Hz; b – 1 kHz; c – 2 kHz).

[5]

## 2.5 LC filtras

LC filtras sudarytas iš trijų skirtingo induktyvumo ričių ir trijų porų elektrolitinių kondensatorių. Dėl to galime keisti filtro parametrus, tai yra pasirinktinai sudaryti filtrą iš ričių ir kondensatorių. Filtras turi efektyviai filtruoti aukštesniąsias nešlio signalo harmonikas ir neslopindamas praleisti pagrindinę inverterio išėjimo harmoniką, kuri buvo paduota į inverterio įėjimą.

Kintamos moduliacijos impulsų dažnis lyginant su paduotu į inverterio įėjimą yra kelis kartus didesnis, todėl remiantis 2.2 ir 2.3 formulėmis, galima teigti, kad induktyvumas aukšto dažnio impulsams sukuria didelę reaktyviąją varžą, o kintamai dedamajai sukuria pakankamai mažą varžą. Elektrinė talpa elgiasi atvirkščiai, sukuria mažą reaktyviąją varžą dideliems dažniams, kurį turi aukšto dažnio kintamos moduliacijos impulsai, tačiau sukuria didesnę varžą mažo dažnio signalams.

$$X_L = \omega L \quad (2.2)$$

čia:  $L$  – ritės induktyvumas;  
 $\omega$  – kampinis dažnis arba kampinis greitis matuojamas radianais per sekundę,  
 $\omega = 2\pi f$ , kur  $f$  yra kintamos dedamosios dažnis.

$$X_C = \frac{1}{\omega C} \quad (2.3)$$

Čia:  $C$  – kondensatoriaus elektrinė talpa.

Dėl šių priežasčių aukšto dažnio impulsiniai signalai krenta induktyviojo pobūdžio reaktyvioje varžoje, o žemo dažnio kintamas įtampos signalas krenta talpinio pobūdžio reaktyvioje varžoje. Kadangi filtro išėjimas yra lygiagrečiai sujungtas su kondensatoriumi, tai filtro išėjime gauname žemo dažnio signalą, kuris buvo paduotas į inverterio įėjimą.

Po LC filtro įtampai paaukštinti iki standartinės 50Hz ~230 įtampos, galima naudoti, bet kokį iki  $S = 100$  VA transformatorių kurio antrinė įtampą būtų 12V, tik naudojant tokį transformatorių jo apvijas reikia klasifikuoti atvirkščiai, norint įtampai aukštinti: pirminė apvija būtų turi būti skirta 12V kintamajai, o antrinė apvija 230V kintamajai įtampai.

Maitinimo blokas sudarytas iš galios transformatoriaus, dvipusio lyginimo diodinio tiltelio ir kondensatorių baterijos.

## 2.6 Inverterio stendo trūkumai

Pagrindiniai inverterio stendo trūkumai:

- neatsparus trikdžiams;
- ribotas nešlio dažnis nuo 500 Hz iki 3kHz;
- inverteris pagamintas iš bendros paskirties skaitmeninės logikos komponentų;
- nėra galimybės pareguliuoti „dead time“ laikotarpio (tai laikas, skirtas pereinamiesiems procesams užgesti, raktams sklandžiai persijungti);
- maža išėjimo galia;
- ribota laboratorinių darbų apimtis.

### 3. Inverterio projektavimas

#### 3.1 Reikalavimai inverteriui

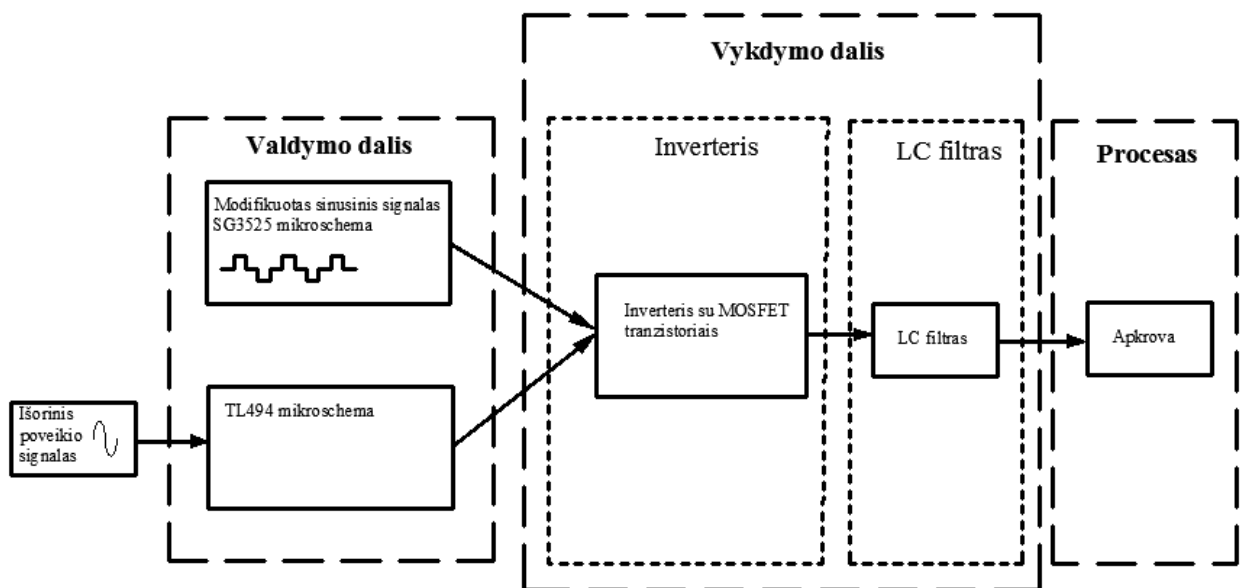
##### 3.1.1 Saugos reikalavimai:

- aukštą įtampą turinčios dalys turi būti uždengtos apdangalais, neprieinamos liesti;
- laboratorinio darbo metu turi būti naudojamos žemos įtampos;
- prieš atliekant laboratorinį darbą studentai privalo susipažinti su saugos taisyklėmis esančiomis laboratorijose.

##### 3.1.2 Reikalavimai stendui:

- pageidaujamu darbinių įtampų diapazonas inverterio išėjime nuo 12V iki 100V;
- turi būti galimybė keisti nešlio dažnį nuo 1kHz iki 30kHz;
- galimybė valdyti inverterio išėjimo įtampą išorinio poveikio signalo dėsniumi;
- išorinio poveikio signalo amplitudė turi būti reguliuojama;
- turi būti vizualiai realizuota schema, kad studentui būtų aišku kokie komponentai sudaro schemą;
- galimybė keisti LC filtro parametrus;

#### 3.2 Struktūrinė projektuojamo inverterio stendo schema



3.1 pav. Inverterio stendo struktūrinė schema

Inverterio stendas sudarytas iš pagrindinių dviejų dalių:

1. Valdymo dalį sudaro du valdikliai:

- Mikroschema SG3525 – skirta modifikuoto sinuso inverteriui realizuoti;
- Mikroschema TL494 – skirta švarios sinusinės inverteriui realizuoti.

2. Vykdyimo dalį sudaro:

- „H“ topologijos vienfazis inverteris, kurį sudarys galios tranzistoriai ir juos valdančios grandinės (draiveriai). Galios grandinė bus projektuojamos su MOSFET lauko tranzistoriais;
- LC filtras – L ir C komponentų junginys pagal atitinkamas schemas sudarantys tipinius filtras.

### 3.3 SG3525 impulso pločio modulatorius

SG3525 yra impulso pločio modulatorius skirtas generuoti kintančio impulso pločio signalus, kurie paprastai yra skirti galios raktu komutavimui (galios tranzistoriams). Principinė schema pateikta 3.3 paveiksle.

SG3525 lustą sudaro tokios grandys:

- + 5V etaloninė įtampa – nuostato vertės formavimui.
- Oscilatorius – norimo dažnio pjūklinės įtampos formavimui. Dažnis yra parenkamas išoriniais elektronikos elementais,  $C_T$  ir  $R_T$  pagal 3.1 formulę, kurie numatyti prijunkti prie lusto 5 ir 6 gnybtų. Oscilatoriaus dažnio parinkimo grafikas 3.2 paveiksle.

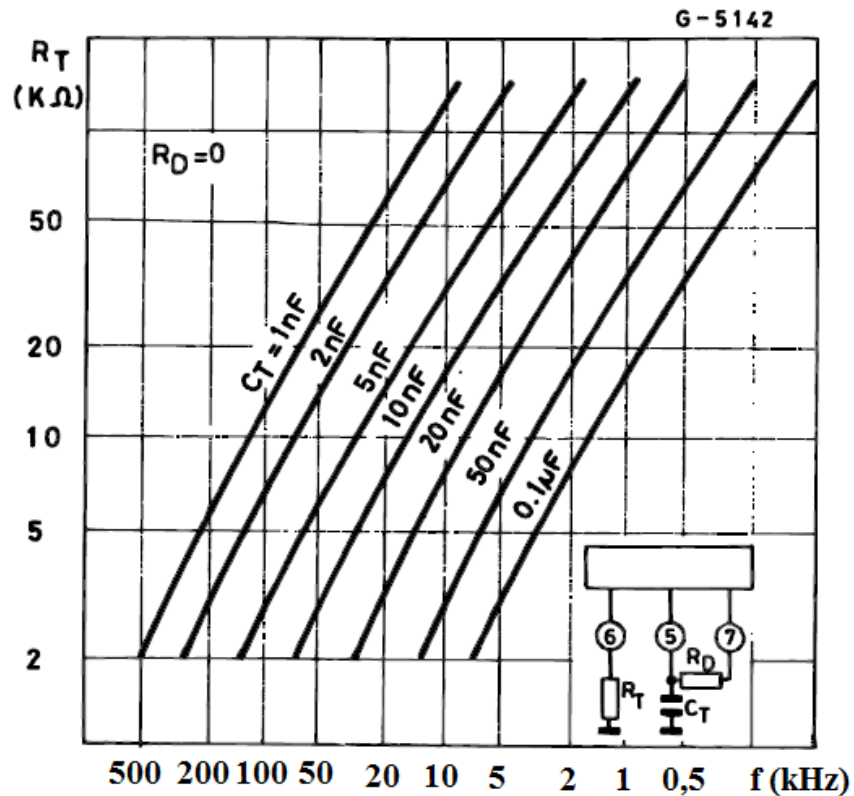
$$f = \frac{1}{C_T \cdot (R_T + 3R_D)} \quad (3.1)$$

čia:

$C_T$  – kondensatoriaus talpa;

$R_T$  - rezistoriaus varža;

$R_D$  – rezistoriaus varža tarp 5 ir 7 gnybtų.



3.2 pav. Oscilatoriaus dažnio parinkimo grafikas, parenkant pasyviuosius R ir C parametrų nominalus [9]

- Komparatorius (comp. žr į 3.3 pav.) – komparatoriuje lyginamas pjūklinės įtampos signalas su nuostato verte paduota į 9 gnybtą.
- D trigeris (flip-flop) – skirtas formuoti dvi impulso pločio 180° perstumtus signalus. Kiekvieno periodo paduoto kylančio fronto į trigerį metu perjungiamas trigerio išėjimas (iš aukšto į žemą lygį ir atvirkščiai). Ir tokiu būdu suformuodamas du išėjimus perstumtos 180° faze.
- Trigeris (PWM Latch) – trigeris skirtas impulso pločio vertei riboti, kuomet projektuojamo keitiklio (pvz. inverterio, maitinimo šaltinio) išėjime pasiekiami siekiama nuostato vertė. Šis trigeris skirtas operacijoms su grįžtamoju ryšiu, projektuojamoms apsaugoms.
- Išjungimo gnybtas (SHUTDOWN) – staigiam impulso pločio išjungimui atlikti. Skirtas dirbti greitomis operacijomis su srovėmis (pvz. flyback, forward klasikiniuose keitikliuose).
- Minkšto paleidimo (soft start) – skirtas minkštam paleidimo procedūrai atlikti, taip „dead time“ laikui parinkti.
- Arba-ne (NOR) logika –signalų išėjimo pakopa, sukuria galutinius valdymo impulsus ir juos sustiprina su dvipoliais tranzistoriais.



Etaloninė išėjimo srovė	0 iki 20 mA
Oscilatoriaus dažnio diapazonas	100 Hz iki 400 kHz
Oscilatoriaus parenkamoji varža	2 kΩ iki 150 kΩ
Oscilatoriaus parenkamasis kondensatorius	0,001 μF iki 0,1 μF
Dead time rezistoriaus diapazonas	0 iki 500 Ω

### 3.4 TL494 impulso pločio moduliatorius

TL494 yra fiksuoto dažnio, impulso pločio moduliacijos mikroschema, kurios paskirtis – kurti reikiamo pločio impulsinius signalus, pagal užduotą nuostato vertę. Vidinė principinė schema pateikta 3.5 paveiksle. TL494 lustą sudaro:

- Du operaciniai stiprintuvai (error ampfiler) – skirtas išėjimo valdymo dėsniai formuoti, vidiniams grįžtamiems ryšiams formuoti, tai pat ir apsaugoms (trumpojo jungimo apsauga) arba įjunkti/išjunkti mikroschemą.
- Impulso pločio grįžtamasis ryšys (3 gnybtas, PWM feedback) – skirtas valdyti lustą tiesiogiai apeinant operacinius stiprintuvus, tai pat grįžtamiesiems ryšiams formuoti ir norint sukurti P, I ir D valdymo dėsnius.
- „dead time“ kontrolė (4 gnybtas) – skirtas „dead time“ nustatymui, taip pat šis gnybtas yra išnaudojamas švelniam prietaiso paleidimui prijungiant prie gnybto RC grandinę. Luste šis gnybtas jungiasi su komparatoriumi, kuriame tiesiogiai signalas palyginamas su oscilatoriaus išėjimo pjūklinė įtampa, pagal kurią išėjime formuojami kintamo impulso signalai.
- $C_T$  ir  $R_T$  gnybtai (5,6) – oscilatoriaus parametrams parinkti. priklausomai nuo kondensatoriaus elektrinės talpos ir rezistoriaus varžos galima gauti reikiamo dažnio impulso pločio signalą. Oscilatoriaus dažnio parinkimo grafikas 3.4 paveiksle. Apytikslis oscilatoriaus dažnis nustatomas pagal 3.1 formulę:

$$f_{osc} \approx \frac{1,1}{R_T \cdot C_T} \quad (3.1)$$

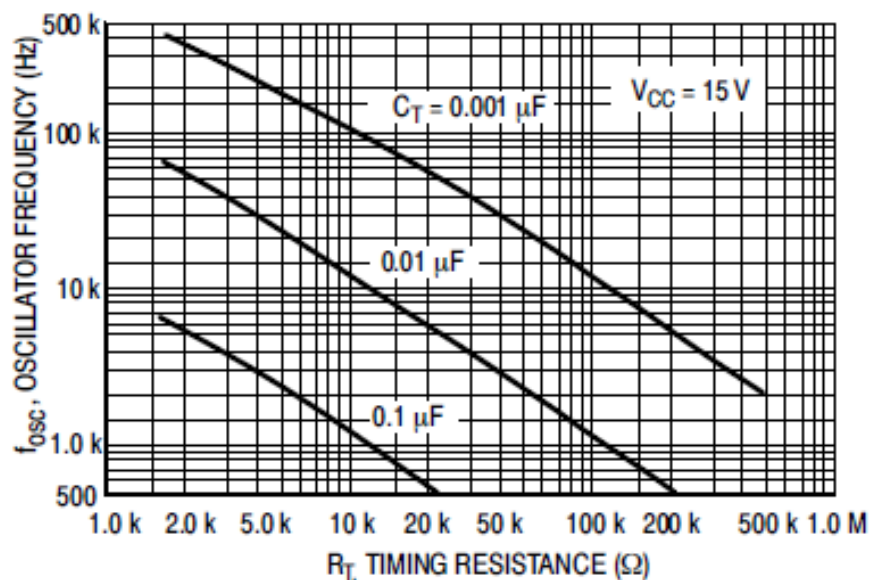
čia:  $R_T$  – rezistoriaus varža;  
 $C_T$  – kondensatoriaus talpa.

- Etaloninės įtampos reguliatorius (reference regulator) – vidinis stabilizuotas 5V maitinimas, skirtas nuostato vertėms formuoti.
- Išėjimo kontrolė (output control) – skirtas nustatyti lygiagrečiam arba kaskadiniam tranzistorių Q1 ir Q2 darbui. (lygiagretus darbas – kai vienu laiku tranzistoriai

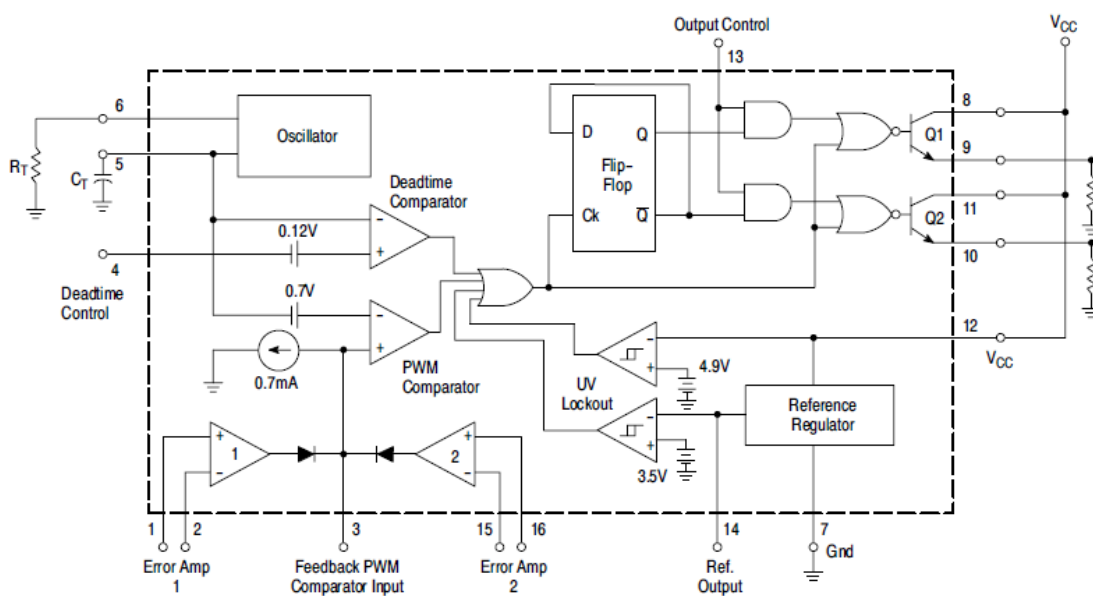
komutuojami tokia pat faze; kaskadinis darbas – kai išėjimų fazės perstumtos 180°).

- D trigeris (flip-flop) – skirtas formuoti dvi impulso pločio 180° perstumtus signalus.

Pagrindinės charakteristikos pateiktos 3.3 ir 3.4 lentelėse.



3.4 pav. Oscilatoriaus dažnio parinkimo grafikas, parenkant pasyviuosius R ir C parametru nominalus [8]



3.5 pav. Principinė TL494 schema [8]

Mikroschemos TL494 rekomenduojamos darbinės sąlygos

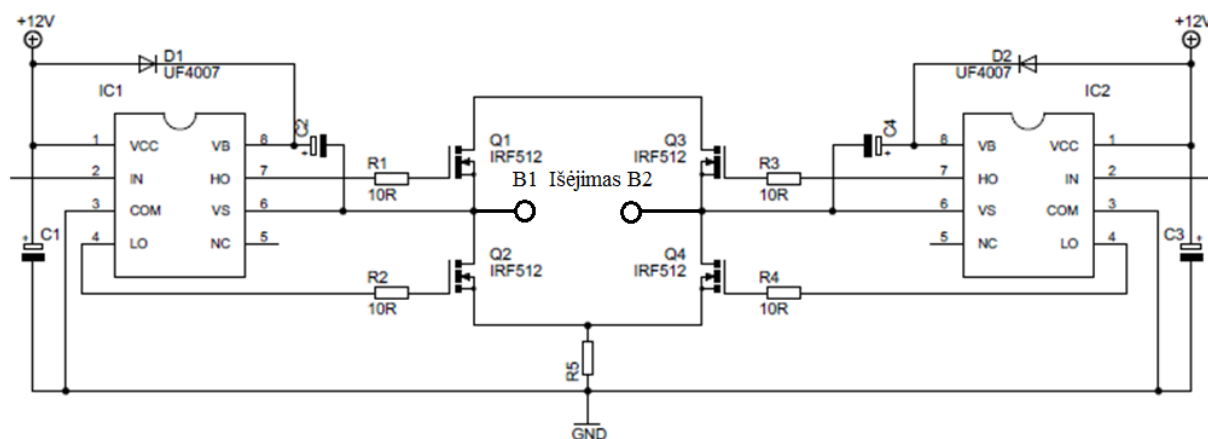
Parametras	Simbolis	Minimali	Tipinė	Maksimali	Matavimo vienetas
Maitinimo įtampa	$V_{CC}$	7	15	40	V
Kolektoriaus išėjimo įtampa	$V_{C1}, V_{C2}$	-	30	40	V
Kolektoriaus išėjimo srovė (kiekvieno tranzistoriaus)	$I_{C1}, I_{C2}$	-	-	200	mA
Stiprintuvo įėjimo įtampa	$V_{in}$	-0,3	-	$V_{CC} - 2$	V
Srovė į grįžtamąjį portą	$I_{fb}$	-	-	0,3	mA
Etaloninės įtampos maksimali srovė	$I_{ref}$	-	-	10	mA
Parenkamoji varža	$R_T$	1,8	30	500	k $\Omega$
Parenkamasis kondensatorius	$C_T$	0,0047	0,001	10	$\mu$ F
Oscilatoriaus dažnis	$f_{osc}$	1	40	200	kHz

Mikroschemos TL494 pagrindinės charakteristikos (maksimalios vertės)

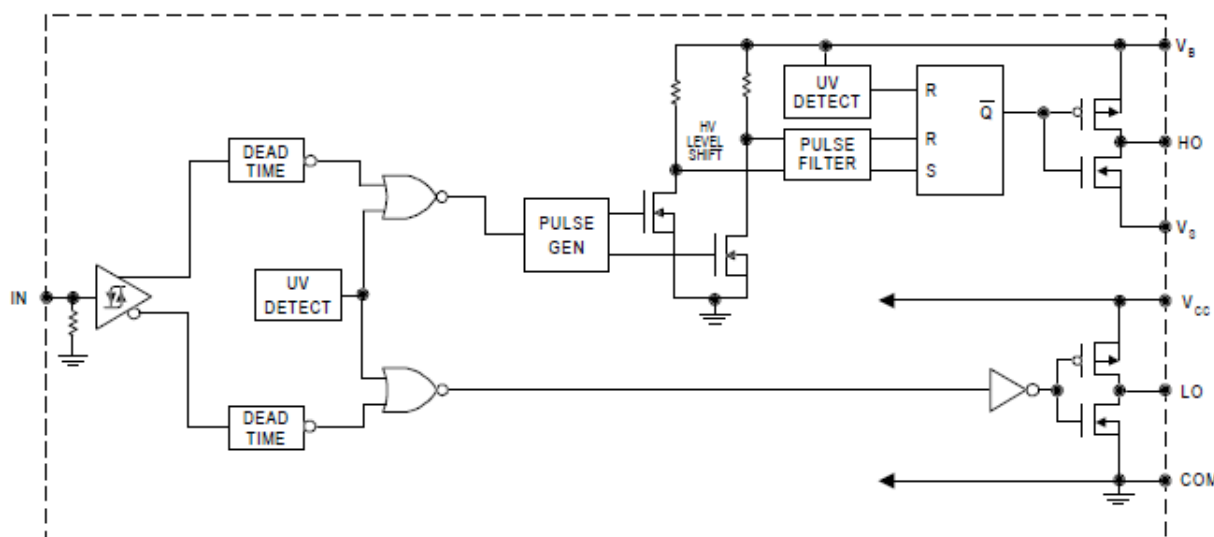
Simbolis	Parametras	Vertė	Matavimo vienetas
$V_{CC}$	Maitinimo įtampa	42	V
$V_{C1}, V_{C2}$	Kolektoriaus išėjimo įtampa	42	V
$I_{C1}, I_{C2}$	Kolektoriaus išėjimo srovė	500	mA
$V_{IR}$	Stiprintuvo įėjimo įtampos diapazonas	-0,3 iki +42	V
$P_D$	Galios nuostoliai kai $T_A < 45^\circ\text{C}$	1000	mW
$T_{op}$	Darbinė aplinkos temperatūra	-40 iki +125	$^\circ\text{C}$

### 3.5 IR2111 tranzistorių valdiklis

Taip pat bus naudojamas tranzistorių valdiklis (angl. Driver) IR2111. Principinė pajungimo schema pateikta 3.6 paveiksle. Tranzistorių valdiklis skirtas galios MOSFET (angl. MOSFET – metal oxide semiconductor field effect transistor) ir IGBT (angl. IGBT – insulated gate bipolar transistor) valdymui iki 600V, su aukšto ir žemo išėjimo kanalais, skirtas pusės tiltelio topologijai, todėl jų reikės dviejų. Privalumas tas, kad yra patikimas, nes jį sudaro mažai detalių. Vidinė schema pateikta 3.7 paveiksle. IR2111 pagrindinės charakteristikos pateiktos 3.5 ir 3.6 lentelėse.



3.6 pav. Principinė tranzistorių valdiklio IR2111 schema



3.7 pav. IR2111 vidinė funkcinė schema [3]

3.5. lentelė

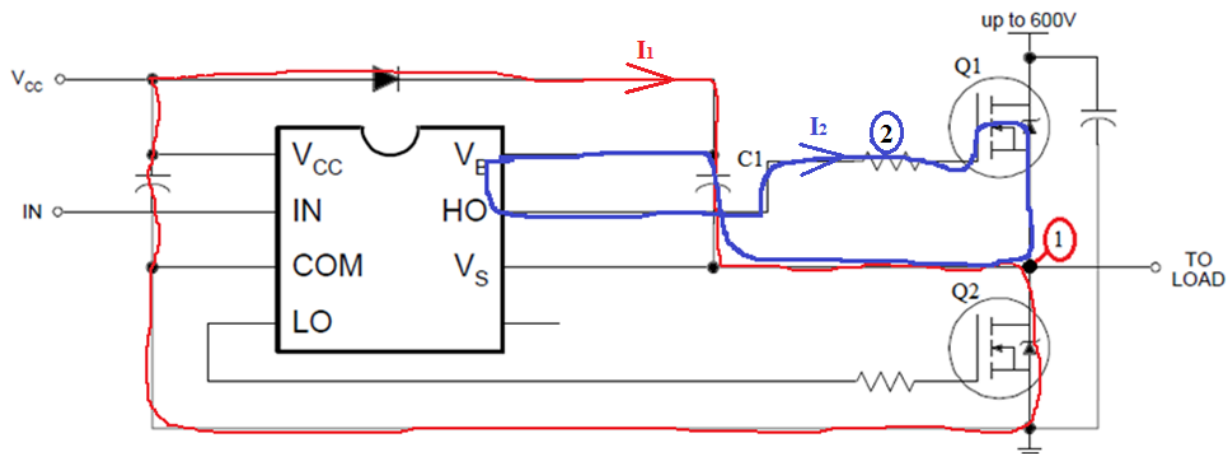
Tranzistorių valdiklio IR2111 pagrindinės charakteristikos (maksimalios vertės)

Simolis	Parametras	Vertė	Matavimo vienetas
$V_B$	Aukšto lygio perstumtos įtampos maitinimas	625	V
$V_S$	Aukšto lygio perstumtos įtampos atsvaros maitinimas	$V_B + 0.3$	V
$V_{HO}$	Aukšto lygio perstumtos įtampos išėjimas	$V_B + 0.3$	V
$V_{CC}$	Žemo lygio ir loginio fiksuotos įtampos maitinimas	25	V
$V_{LO}$	Žemo lygio išėjimo įtampa	$V_{CC} + 0.3$	V
$V_{IN}$	Loginio įėjimo įtampa	$V_{CC} + 0.3$	V
$P_D$	Galios nuostoliai $T_A < 25\text{ }^\circ\text{C}$	1	W

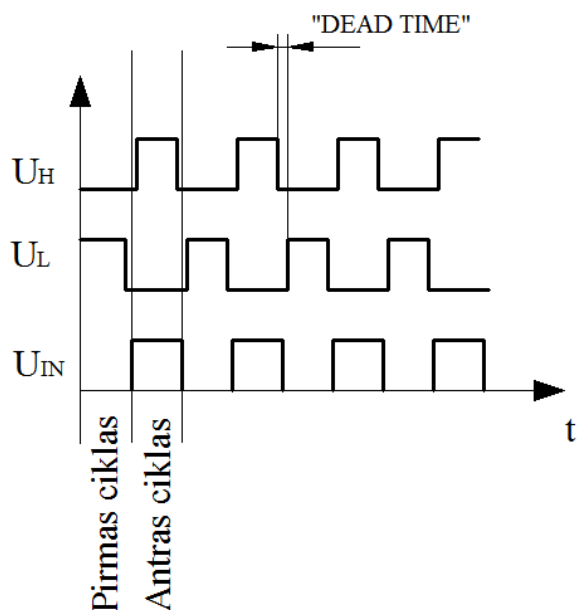
Tranzistorių valdiklio IR2111 rekomenduojamos darbinės sąlygos

Simbolis	Parametras	Minimali	Maksimali	Matavimo vienetas
$V_B$	Aukšto lygio perstumtos įtampos maitinimas	$V_S + 10$	$V_S + 20$	V
$V_S$	Aukšto lygio perstumtos įtampos atsvaros maitinimas	Note 1	600	V
$V_{HO}$	Aukšto lygio perstumtos įtampos išėjimas	$V_S$	$V_B$	V
$V_{CC}$	Maitinimo įtampa	10	20	V
$V_{LO}$	Žemo lygio išėjimo įtampa	0	$V_{CC}$	V
$V_{IN}$	Loginio įėjimo įtampa	0	$V_{CC}$	V
$T_A$	Aplinkos temperatūra	-40	+125	°C

Tipinės IR2111 schemos veikimo principas (žiūrėti 3.8 ir 3.9 paveikslus): pirmo ciklo metu, tranzistorius Q2 yra atidarytas, Q1 tranzistorius uždaras. Tada taške 1 atsiranda žemės potencialas, taip kondensatorius C1 gali užsikrauti, susidaro raudonai pažymėtas kontūras (1). Kai tranzistorius Q2 uždaras, kad atidarytu tranzistorių Q1 yra panaudojamas C1 kondensatoriaus sukauptas krūvis, susidaro mėlynai pažymėtas kontūras (2). Persijungus raktams, kondensatorius C1 vėl yra užkraunamas. Taip procesas yra kartojamas ir išėjime sudaromi įtampos impulsai kurie kinta įėjimo įtampos dėsnium.



3.8 pav. IR2111 lusto veikimo principo aiškinamoji schema



3.9 pav. IR211 išėjimų signalų priklausomybė nuo įėjimo signalo oscilograma:  $U_{IN}$  – įėjimo signalas,  $U_L$  – išėjimo signalas į Q2 tranzistorių,  $U_H$  – išėjimo signalas į Q1 tranzistorių

### 3.6 MOSFET lauko tranzistorius

Projektuojamas inverteris bus su galio MOSFET lauko tranzistoriais (angl. metal oxide semiconductor field effect transistor). MOSFET – puslaidininkinis įtaisas, sudarytas iš metalo oksido ir puslaidininkio kurio kanalo varža reguliuojama įtampa, todėl jis yra lengvai valdomas, kaip ir visi tranzistoriai, taip ir šių laidusis kanalas yra N arba P tipo.

Šis tranzistorius turi keturis valdymo elektrodus – G (Gate – užtūra), D (Drain – santaka), S (Source – ištaka), B (Body – korpusas).

N tipo tranzistorius sudarytas iš dviejų N tipo sričių kurios prijunktos prie ištakos ir santakos elektrodų, o tarpe tarp N sričių yra P tipo kanalas. Neutralioje būsenoje tarp N ir P sričių susidaro PN sandūra. Užtūros elektrodas prijunktas prie silicio dioksido sluoksnio, kuris skiria užtūros elektrodą nuo P srities. Prijungus įtampa tarp ištakos (S-) ir santakos (D+), srovė neteka, nes tarp ištakos ir sandūros N tipo sričių yra P tipo sritis. Suteikus užtūrai (G+) teigiamą potencialą, silicio dioksido sluoksnis poliarizuojasi: šalia užtūros susikaupia neigiamas krūvis, o šalia P srities teigiamas. Savo ruožtu teigiamas krūvis nuo santakos ir ištakos pritraukia neigiamus krūvininkus, ir taip šias dvi N sritis sujungia į vieną. Susidariusiu N tipo kanalu gali tekėti srovė.

Projektuojamame inverteryje bus naudojami IRF3710 MOSFET lauko tranzistoriai. Jo charakteristika pateikta 3.7 lentelėje.

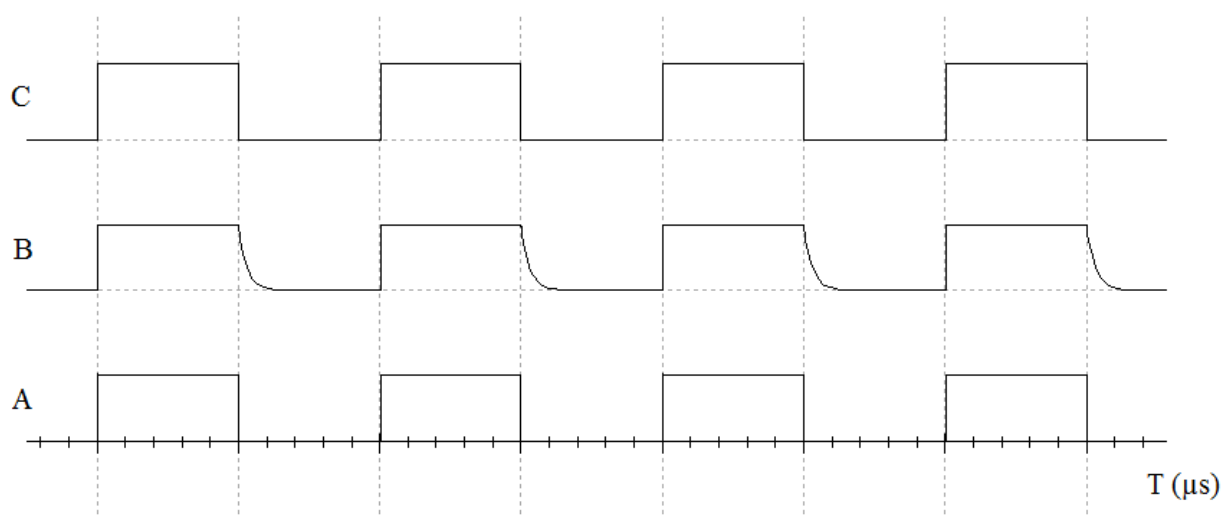
MOSFET IRF3710 tranzistoriaus charakteristikos

Simbolis	Parametras	Vertė	Matavimo vienetas
$I_D$	Kolekoriaus srovė $T = 25^\circ\text{C}$ Kolekoriaus srovė $T = 100^\circ\text{C}$	57 40	A
$I_{DM}$	Pulsuojanti kolekoriaus srovė	180	A
$P_D$	Galios nuostoliai $T = 25^\circ\text{C}$	200	W
$V_{GS}$	Vartai-emiteris įtampa	$\pm 20$	V
$V_{DS}$	Ištakos-santakos įtampa	100	V
$T_J$	Darbinė temperatūra	-55 iki +175	$^\circ\text{C}$

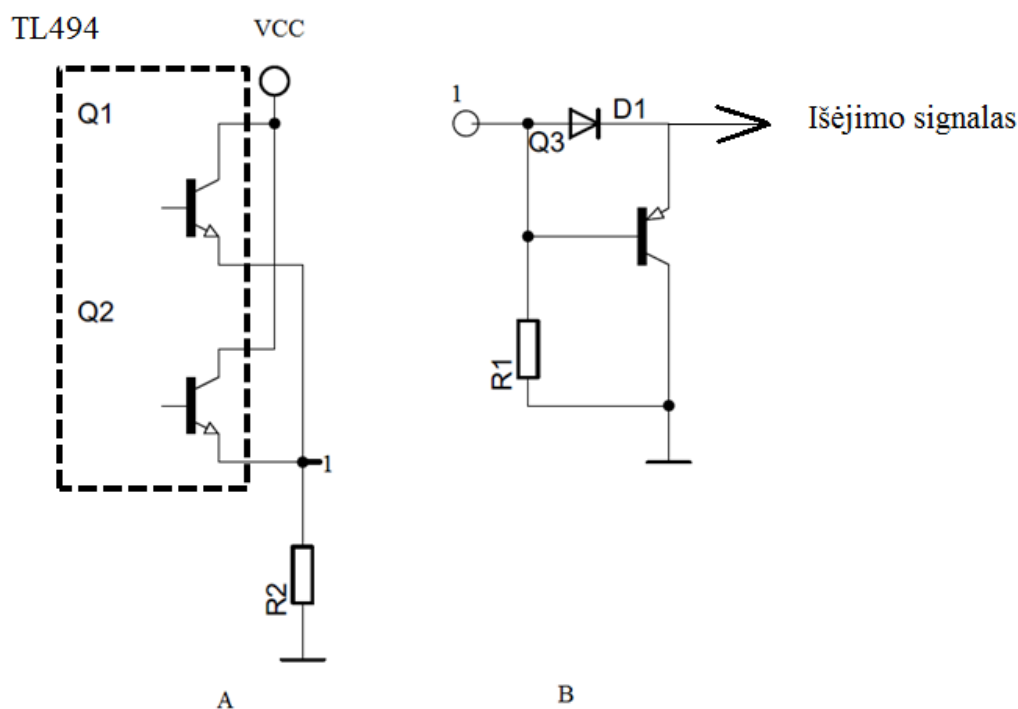
### 3.7 Signalų tarp valdiklių ir inverterio suderinamumas

Suderinamumo problematika susidaro, kai norima inverterio valdymo grandinę (IR2111 draiverį) suderinti su TL494 mikroschema.

TL494 mikroschema išėjimuose turi atvirojo kolekoriaus arba emiterio (priklausomai nuo sujungimo būdo žr. į 3.5 pav. Q1, Q2) grandinėles. Problematika atsiranda tada, kai reikia patekusį krūvininkų kiekį pašalinti iš IR2111 lusto įėjimo, o TL494 lustas geba tik injektuoti krūvininkus, todėl gerokai prailgėja IR2111 įėjime besileidžiantis frontas (išjungiantis IR2111 mikroschemos įjungtą būseną). Krūvininkams pašalinti išėjime aprašyme rekomenduojama prijunkti rezistorių (žr. 3.11 pav. A), tačiau krūvininkai nėra efektyviai pašalinami, tad naudosis papildomą tranzistorių (žr. 3.11 pav. B). Šių grandinėlių oscilograma pateikta 3.10 paveiksle.

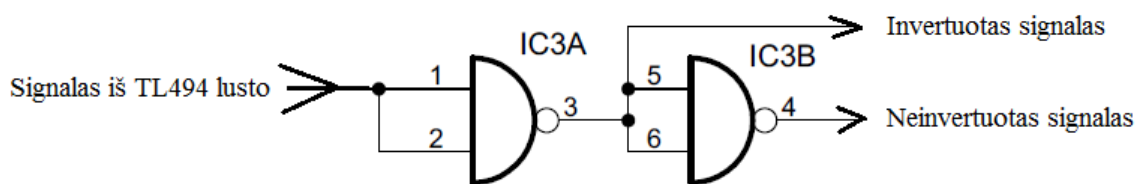


3.10 pav. išėjimų signalų priklausomybė nuo įėjimo signalo oscilograma: A - Q1 ir Q2 valdymo signalas; B – naudojant tik rezistorių  $R_K$ ; C – naudojant tranzistorių [kreivės gautos panaudojus programinį paketą „MULTISIM“]



3.11 pav. emiterio jungimo grandinėlės: A – kai prijunktas tik rezistoriaus  $R_K$  ( $R_2$ ); B – kai prijunktas rezistorius ir tranzistorius

IR2111 lustai bus naudojami du, nes jie skirti pusės „H“ tiltelio topologijai. Problematika susidaro ta, kad lusto TL494 išėjimo signalas yra vienas, ir jei tokį signalą paduosime į tranzistorių valdiklius (IR2111 draiverius) tranzistoriai Q1 su Q3 ir Q2 su Q4 bus komutuojami sinchroniškai, ko pasėkoje išėjimo fazė sutaps ir tarp taškų B1 ir B2 nesusidarys potencialo skirtumo (žr. 3.6 pav.). Kad taip neatsitiktų vieno IR2111 lusto įėjimas turi būti invertuotas kito ne, taip išėjime fazė prasilenks  $180^\circ$ . Signalui invertuoti bus naudojami du IR-NE loginiai elementai. Signalas bus invertuojamas ir paduodamas į vieną IR2111 lustą, po to dar kartą invertuojamas ir paduodamas signalas į kitą lustą. Signalas bus invertuojamas du kartus. Tai bus daroma todėl, kad jei invertuosime tik vieną kartą gali būti taip, kad tarp invertuoto ir neinvertuotų signalų gali nebūti tikslaus  $180^\circ$  fazės prasilenkimo. Principinė schema pateikta 3.12 paveiksle.



3.12 pav. loginių IR-NE elementų principinė jungimo schema

### 3.8 Švarios sinusinės valdiklio kūrimas

#### 3.8.1 TL494 lusto oscilatoriaus dažnio parinkimas

TL494 lusto nešlio dažnis bus reguliuojamas R9 potenciometru (žr. 3.13 pav.). R10 varža reikalinga apriboti didžiausią oscilatoriaus dažnį. C5 kondensatorių parenkame iš grafiko (žr. 3.4 pav.),  $C5 = 0,01 \mu\text{F}$ . R9 ir R10 varžas parenkame naudodamiesi 3.1 formule:

$$R_{10} \approx \frac{1,1}{f_{osc} \cdot C_T} = \frac{1,1}{3 \cdot 10^4 \cdot 1 \cdot 10^{-8}} = \frac{1,1}{3 \cdot 10^{-4}} \approx 3,7 \text{ k}\Omega$$

Tačiau varžos 3,7 kΩ nominalo nėra, tad parenku artimiausią nominalą paskaičiuotai reikšmei, tai būtų 3,6 kΩ.

$$R_{10} \approx \frac{1,1}{f_{osc} \cdot C_T} = \frac{1,1}{1000 \cdot 1 \cdot 10^{-8}} = \frac{1,1}{1 \cdot 10^{-5}} = 110 \text{ k}\Omega$$

Apskaičiuota varža atitinka nominalą.

#### 3.8.2 Projektuojamos grandinės lusto TL494 aptarnavimui

Iėjimo signalas bus paduodamas į lusto 1 gnybtą. Iėjimo signalo amplitudė bus reguliuojama R3 potenciometru, tai pat bus nuosekliai prijunktas C2 kondensatorius, kuris šuntuos galimus trikdžių sukeltus įtampos šuolius.

Į 2 lusto gnybtą per kondensatorių C3 ir varžą R4 bus prijunktas žemės gnybtas.

Į lusto 3 gnybtą bus suformuotas per varžą R5 vidinis įtampos grįžtamasis ryšys.

Lusto 4 gnybtą junksime tiesiogiai į žemės gnybtą, taip bus suformuotas „dead time“ laikas.

5 ir 6 gnybtai skirti oscilatoriaus dažniui nustatyti, varžas parinkau 3.8.1 skyrelyje.

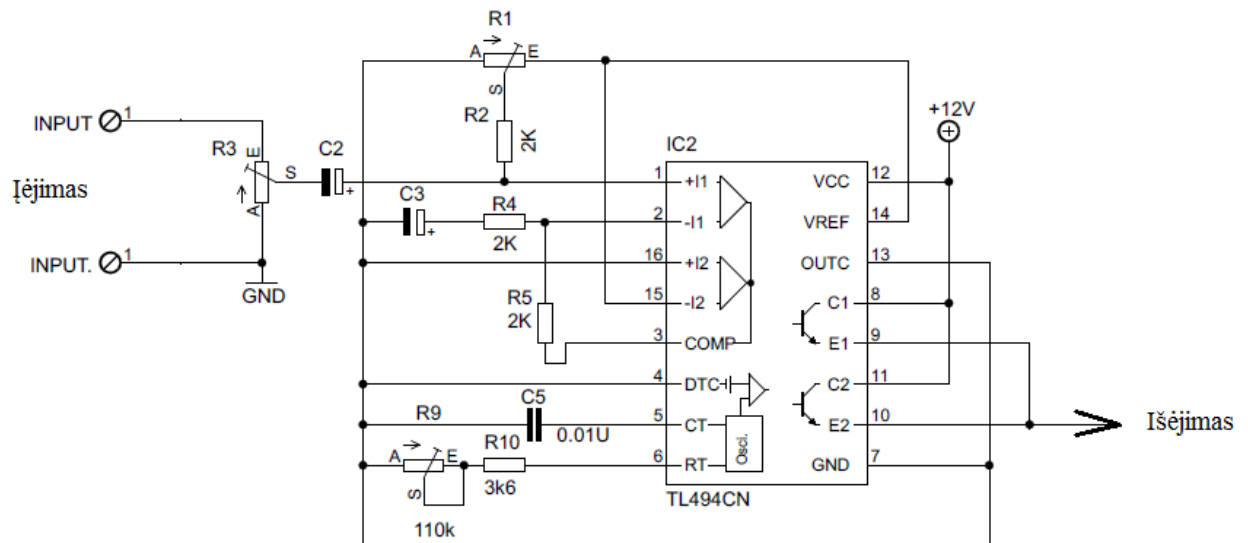
7 jungiamas tiesiogiai prie žemės gnybto.

Į 8, 11, 12 lusto gnybtus bus paduodamas +12V maitinimas.

9 ir 10 lusto gnybtai bus sujungti į vieną, taip gausime atvirojo emiterio jungimą kuris formuos išėjimo signalą.

13 gnybtas bus jungiamas prie žemės gnybto, taip vidinių lusto tranzistorių Q1 ir Q2 darbo režimas bus nustatytas lygiagrečiam darbui (lygiagretus darbas – kai vienu laiku tranzistoriai komutuojami tokia pat faze).

14 gnybtas bus sujungtas su 15 gnybtu, o 16 gnybtas bus prijungtas prie žemės gnybto, taip bus suformuota nuostato vertė.



3.13 pav. TL494 elektrinė schema

### 3.9 Modifikuoto sinuso valdiklio kūrimas

#### 3.9.1 SG3525 oscilatoriaus dažnio parinkimas

SG3525 lusto nešlio dažnis bus reguliuojamas R15 potenciometru (žr. 3.14 pav.). R16 varža reikalinga didžiausiam oscilatoriaus dažniui riboti. Kondensatoriaus talpa parenkame iš grafiko (žr. 3.2 pav.)  $C8 = 20 \text{ nF}$ . Naudodamiesi 3.1 formule apskaičiuojame rezistorių varžas.

$$R_{15} = \frac{1}{0,7C_T f_{osc}} = \frac{1}{0,7 \cdot 1 \cdot 10^{-7} \cdot 50} \approx 285 \text{ k}\Omega$$

Tačiau varžos 285 kΩ nominalo nėra, tad parenku artimiausią nominalą paskaičiuotai reikšmei, tai būtų 250 kΩ.

$$R_{16} = \frac{1}{0,7C_T f_{osc}} = \frac{1}{0,7 \cdot 1 \cdot 10^{-7} \cdot 7 \cdot 10^3} = 2040 \Omega$$

Tačiau varžos 2040 Ω nominalo nėra, tad parenku artimiausią nominalą paskaičiuotai reikšmei, tai būtų 2 kΩ.

#### 3.9.2 Projektuojamos grandinės lusto SG3525 aptarnavimui

Lusto 1 gnybtas bus sujungtas su 9 gnybtu per C11 kondensatorių, taip bus suformuotas vidinis grįžtamasis ryšys.

Lusto 2 gnybtas per potenciometrą R14 sujunktas su 16 gnybtu, taip bus suformuota nuostato vertė, kurią potenciometrą R14 bus galima reguliuoti.

Lusto 3 gnybtas skirtas oscilatoriaus sinchronizavimui, tačiau jo nenaudosiu, kaip ir 4 gnybto kuris yra oscilatoriaus išėjimas.

5 ir 6 gnybtai skirti oscilatoriaus dažniui parinkti, šių parametų skaičiavimai pateikti ankstesniame skyrelyje (žr. 3.9.1).

7 lusto gnybtas skirtas staigiam impulso pločio išjungimui, bei „dead time“ nustatymui, jį sujungsime su 5 lusto gnybtu, taip bus nustatytas minimalų „dead time“ laiką.

8 lusto gnybtas skirtas minkšto paleidimo procedūrai atlikti, gnybtas bus prijunktas per C9 kondensatorių su žemės gnybtu.

10 gnybtą sujungsime su žemės gnybtu, nes nenaudosime staigaus impulso pločio išjungimo.

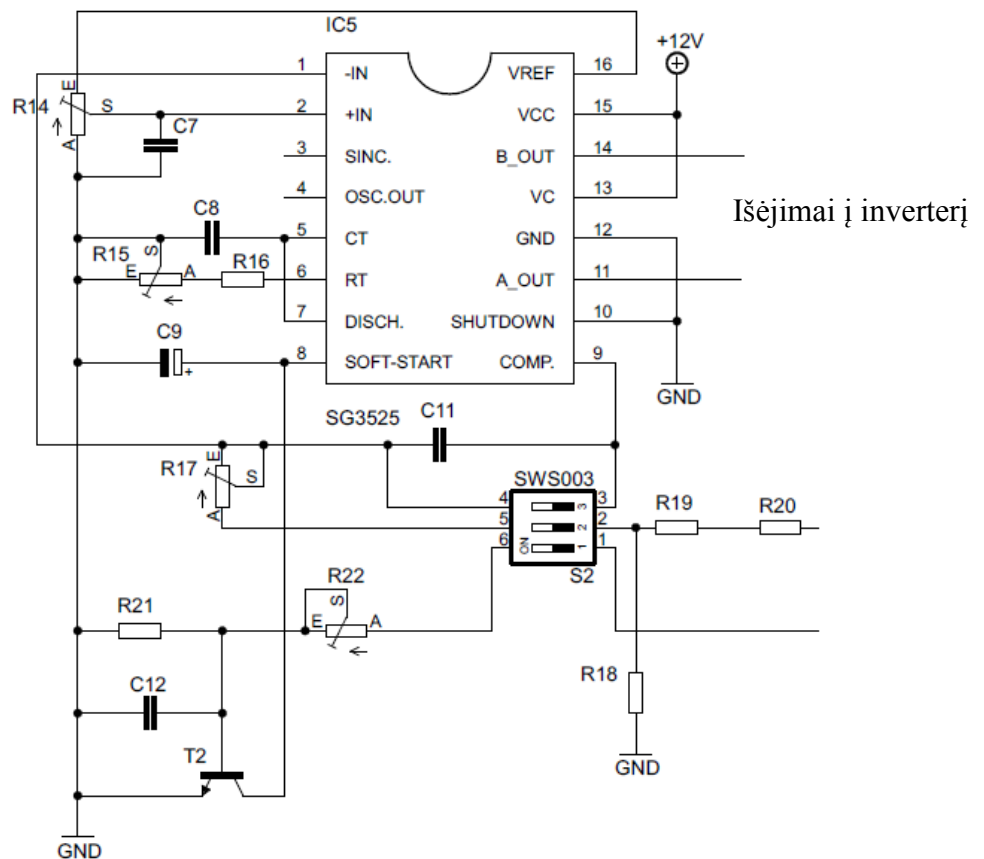
11 ir 12 gnybtai yra lusto išėjimai.

SWS003 jungiklis skirtas grįžtamiesiems ryšiams atjunki arba sujunki.

Įtampos grįžtamasis ryšys bus suformuotas per įtampos daliklį, kurį sudaro varžos R17, R18, R19 ir R20 (naudosime dvi varžas R19 ir R20, o ne vieną, nes viena varža labai kaistų).

Potenciometras R17 ir kondensatorius C11 sudaro proporcingąjį integralinį (PI) reguliatorių. Su R17 potenciometrą bus galima reguliuoti proporcingojo dėsnio proporcingumo konstantą (statinio stiprinimo koeficientas).

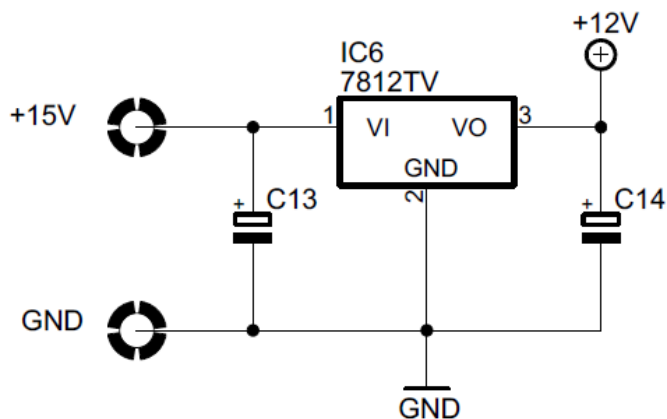
Taip pat bus suformuotas srovės grįžtamasis ryšys, kurį bus galima reguliuoti potenciometrą R22.



3.14 pav. SG3525 elektrinė schema

### 3.10 Maitinimo bloko projektavimas

Maitinimo blokas bus sudarytas iš įtampos stabilizatoriaus. Jam maitinti reikalinga įtampa +30V iki +12V. Jo išėjime bus gaunama +12V stabilizuota įtampa kuria maitinsime valdiklių bloką. Šis maitinimo blokas yra skirtas tam, kad studentai atlikdami laboratorinio darbo užduotį, į lustų maitinimą nepajunktu per didelios įtampos, ko pasekoje gali sugesti mikroschemos. Maitinimo bloko elektrinė schema pateikta 3.15 paveiksle.



3.15 pav. maitinimo bloko principinė elektrinė schema

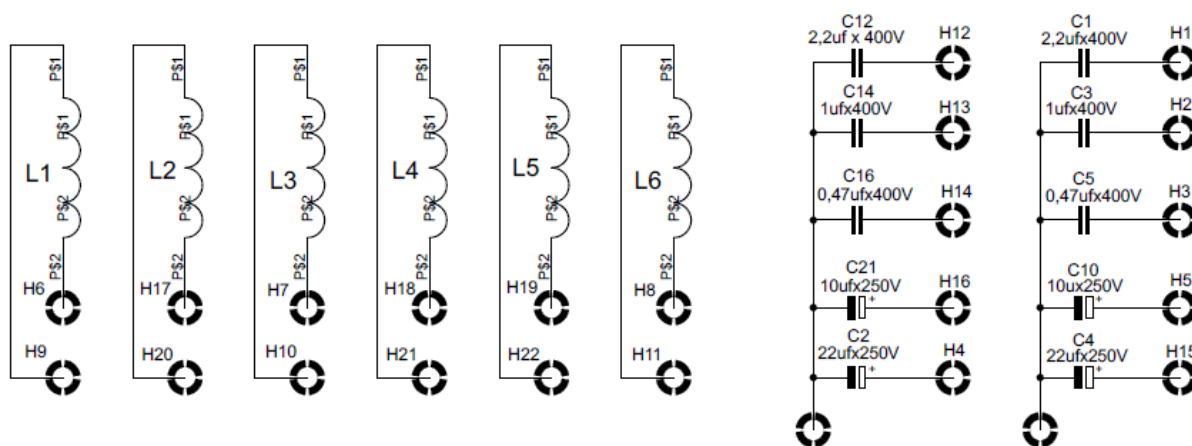
### 3.11 LC filtro projektavimas

Filtras bus sudarytas iš skirtingo induktyvumo ričių ir skirtingo talpumo kondensatorių. Filtras bus sujungtas taip, kad būtų galima keisti L ir C parametrus, taip bus galima iširti, kaip keičiasi kintamos įtampos forma.

Filtras bus sudarytas iš 6 ričių (kiekvienai „H“ tiltelio pusei po 3) ir iš 6 plėvelinių ir 4 elektrolitinių kondensatorių (kiekvienai „H“ tiltelio pusei po 3 plėvelinius ir po 2 elektrolitinius).

Vienas gnybtas kondensatorių bus sujungtas su bendru vienu kištuku (maitinimo įtampa), kiti gnybtai turės kištukus, kurie bus jungiami prie ričių. Toks jungimas tam kad nebūtų sumaišytas kondensatorių poliškumas. LC filtro talpą bus galima keisti sujungiant kondensatorius lygiagrečiai.

Ritės bus suvyniotos ant feritinių toroidų, abejose galuose ritės turės kištukus. LC filtro induktyvumą bus galima keisti sujungiant rites nuosekliai. Ričių ir kondensatorių elektrinė jungimo schema pavaizduota 3.16 paveiksle.



3.16 pav. LC filtro elektrinė schema

### 3.12 Spausdintinės plokštės gamyba ir surinkimas

Bus gaminamos dvi plokštės:

- Inverterio;
- LC filtro.

Plokštės suprojektuotos naudojantis programiniu paketu „eagle“. Programa turi plačią elektronikos komponentų biblioteką, o tinkamo komponento nėra, jį galima susikurti.

Braižant plokštę buvo naudojami tokie sluoksniai:

- Mėlyna spalva žymimi komponentai, bei jų takeliai kurie bus apatinėje plokštės pusėje.
- Raudona spalva žymimi komponentai ir jų takeliai esantys viršutinėje plokštės dalyje, tačiau viršutinėje plokštės dalyje nebus daromi takeliai, o tiesiog apatinėje dalyje bus komponentai sujungiami laideliais, tai bus daroma dėl to kad būtų sutaupoma cheminių medžiagų apdorojant plokštę. Šiuo tikslu apatinėje plokštės pusėje bus įdėtas poligonas kuris užpildys nepanaudotus plokštės plotus.
- Pilka spalva žymimas lipdukas, kuris vaizduoja viršutinėje plokštės pusėje esančius komponentus, iliustracijas bei užrašus.

Bus naudojama dėžutė, kurios viršutinė dalis pagaminta iš stiklo tekstilito plokštės, kuri padengta vario sluoksniu. Ant šios plokštės ir bus sumontuotos detalės.

Suprojektavus plokštę, atspausdiname skaidrę, kurioje vaizduojamos detalių litavimo aikštelės, bei jų ryšiai laidžiais takeliais.

Prieš chemiškai apdorojant, plokštę reikalinga apdoroti. Ji mechaniškai apdirbama smulkiu švitrininiu popieriumi, po to nuriebinamas jos paviršius (pvz: nuvalome ją skiedikliu).

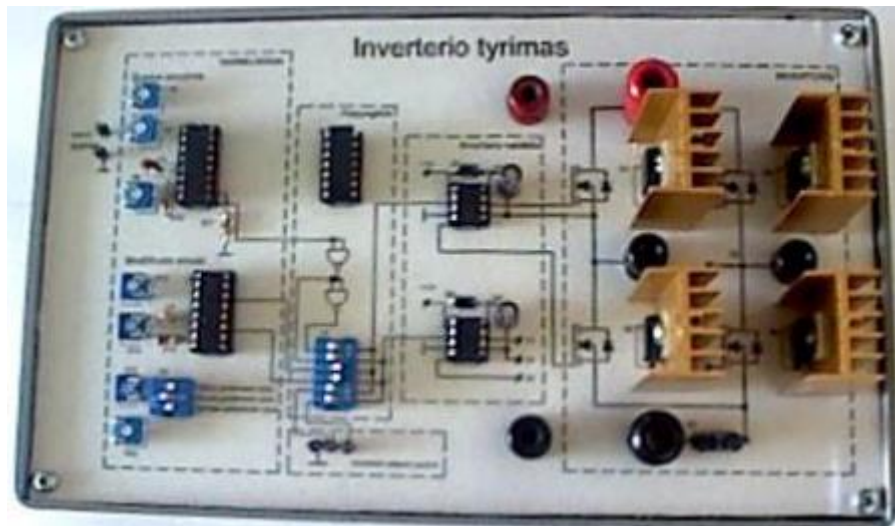
Plokštė padengiama plona lako plėvele, kuri jautri ultravioletiniams spinduliams. Padengus plokštę reikia šildyti ją 70 °C temperatūroje apie 15 minučių.

Ant šitaip paruoštos plokštės uždedame skaidrę ir apšviečiame ultravioletiniais spinduliais, po to įmerkiamė plokštę į ryšką, kuris nuvalo spindulių pažeistas vietas. Taip lieka ant plokštės skaidrės atvaizdas.

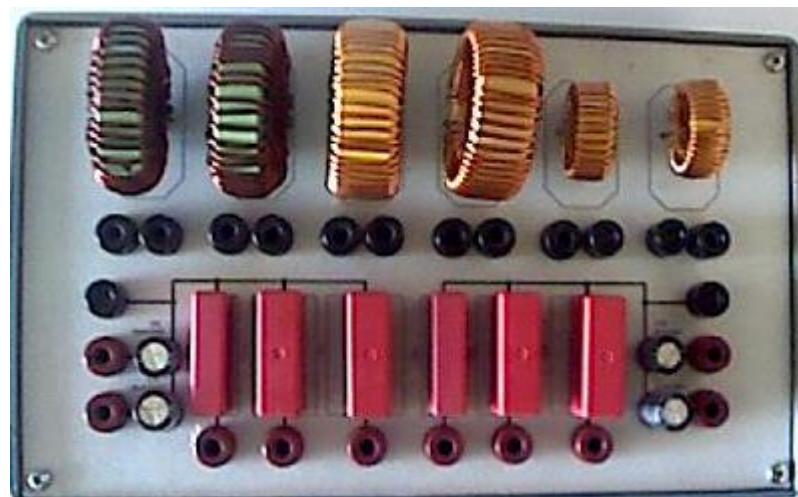
Vėliau nuplauname plokštę ir užmerkiamė į skysti, kuris nuėsdina nepadengtą laku vario foliją.

Po ėsdinimo nuplauname plokštę ir nuvalome nuo jos laką skiedikliu. Detalių montavimo aikštelėse, reikiamose vietose sugręžiojame skyles. Plokštė paruošta litavimui.

Po to kanifolija ir plonu lydmetaliu sluoksniu padengiame takelius. Sulitavus detales nuo plokštės nuvalome likusį fliusą (kanifoliją).



3.17 pav. Surinktas inverterio stendas



3.18 pav. Surinktas LC filtro stendas

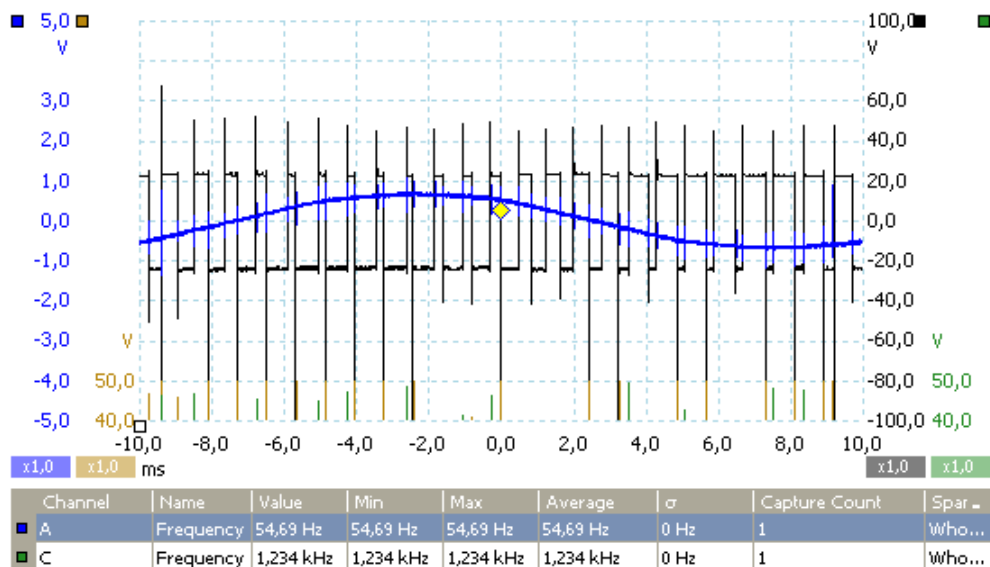
### 3.13 Inverterio bandymai

#### 3.13.1 Švarios sinusinės inverterio bandymas

Išmatuota maksimali ir minimali nešlio dažnio vertė:

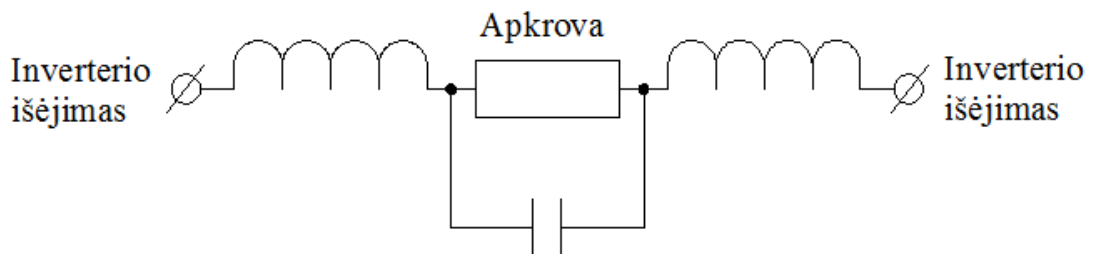
- minimalus – 1,234 kHz;
- maksimalus – 29,47 kHz.

Inverteris maitinamas 25V įtampa, apribotu iki 10A srovės maitinimo šaltiniu. Išėjime prijunkta  $7\Omega$  varža. Įėjimą paduodamas 50Hz sinusinis signalas ir stebima inverterio išėjimo oscilogramos.

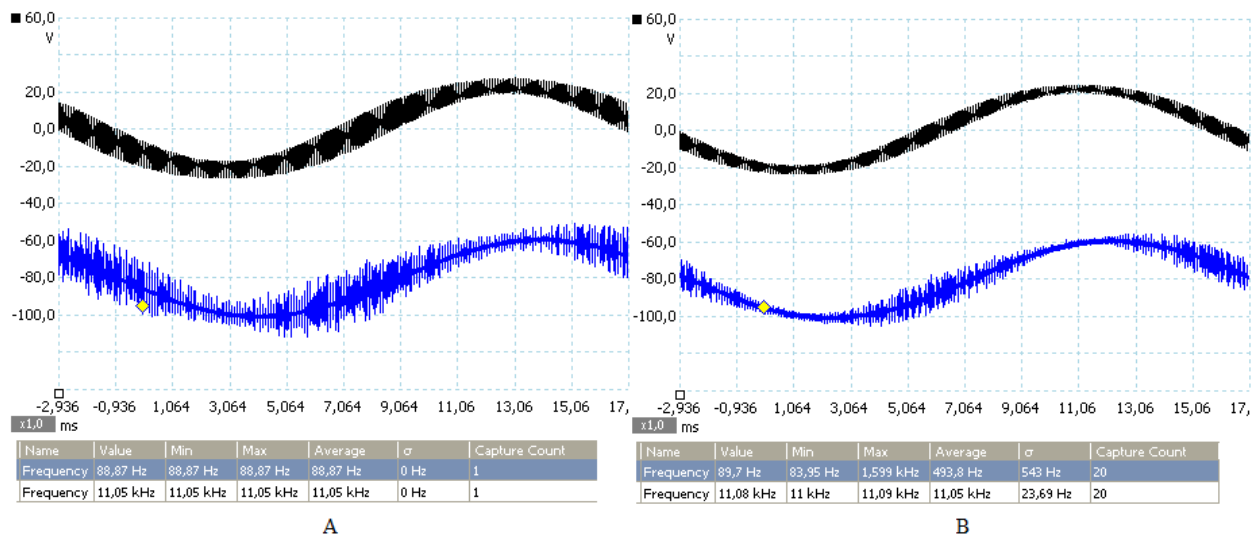


3.19 pav. Inverterio išėjimo oscilograma, kai išėjime nėra įjunktas LC filtras (mėlyna – įėjimo signalas; juoda – inverterio išėjimo signalas); [kreivės gautos su skaitmeniniu oscilografu]

Inverteris su LC filtru. Filtre įjunktas 2,2  $\mu\text{F}$  kondensatorius. Nešlio dažnis – 11kHz. Bandysime LC filtro rites, pirmuoju bandymu jungsime L5 ir L6 rites, antruoju bandymu L3 ir L4 (žr. 3.21 pav). LC filtro jungimo schema pateikta 3.20 paveiksle.



3.20 pav. LC filtro jungimo schema

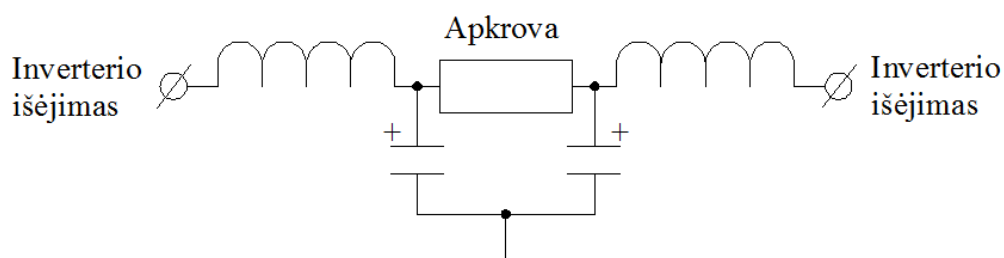


3.21 pav. Inverterio išėjimo oscilograma, mėlyna – įėjimo signalas; juoda – inverterio išėjimo signalas (A – kai įjungtos L5 ir L6 ritės; B – Kai įjungtos L3 ir L4 ritės); [kreivės gautos su skaitmeniniu oscilografu]

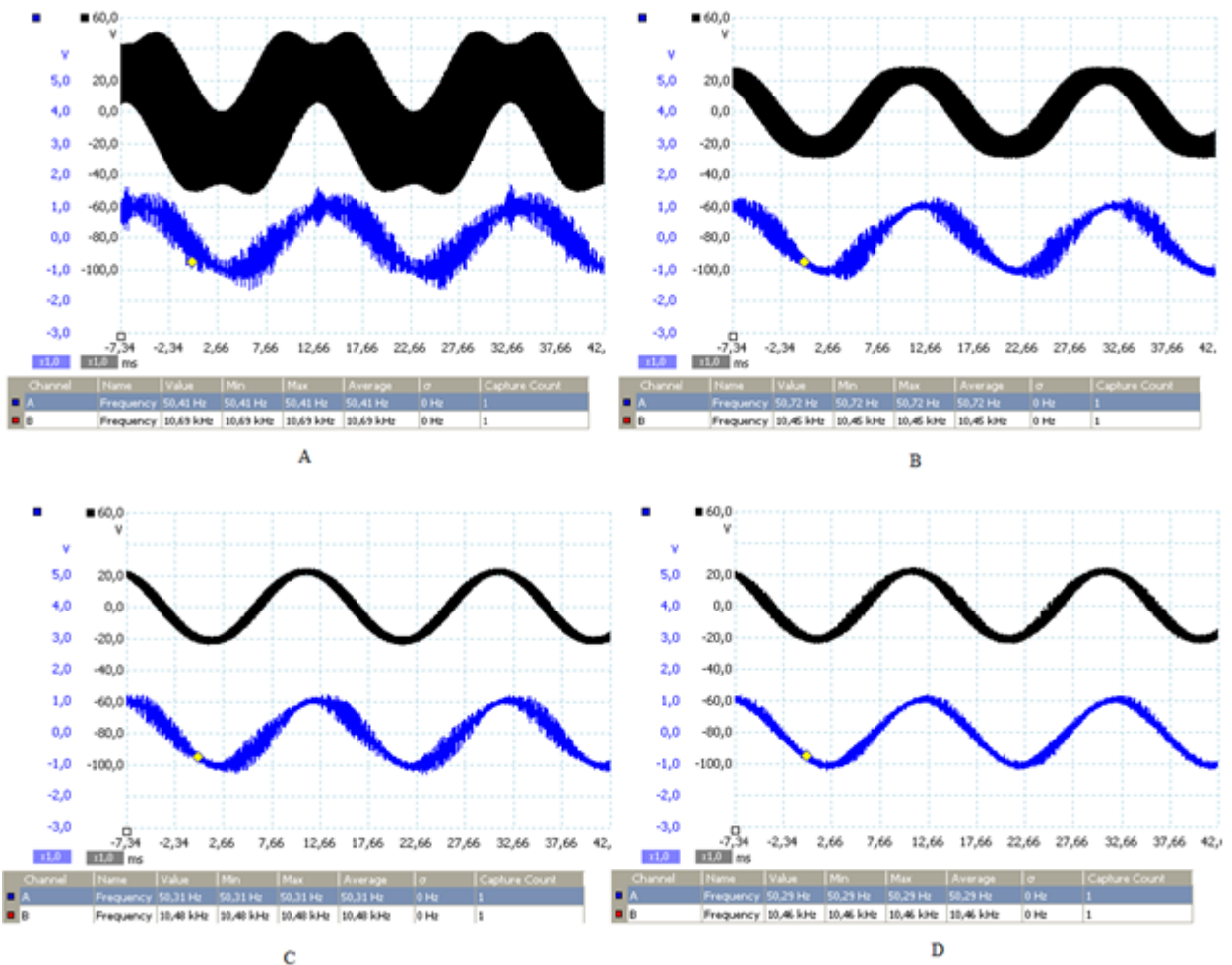
Išvada:

- Su ritėmis L3 ir L4 yra atkuriamas tikslesnė sinusinio signalo kreivės forma, negu su ritėmis L5 ir L6.
- Elektriniai trikdžiai gaunami dėl to, kad laboratorijoje, kurioje buvo atliktas eksperimentas nebuvo galimybės susieti skaitmeninio oscilografo žemės gnybto su bendru žemės potencialu.

Toliau tiriama elektrinio talpumo įtaka išėjimo kreivės formai. LC filtro jungimo schema bus naudojama kaip 3.20 paveiksle, tačiau filtre sumontuoti ne tik plėveliniai kondensatoriai, bet ir elektrolitiniai, tad elektrolitinių kondensatorių įtakai sinusinės kreivės formai tirti bus naudojama kita LC filtro jungimo schema (žr. 3.22 pav.), nes elektrolitinių kondensatorių poliškumo negalima sumaišyti.



3.22 pav. LC filtro jungimo schema

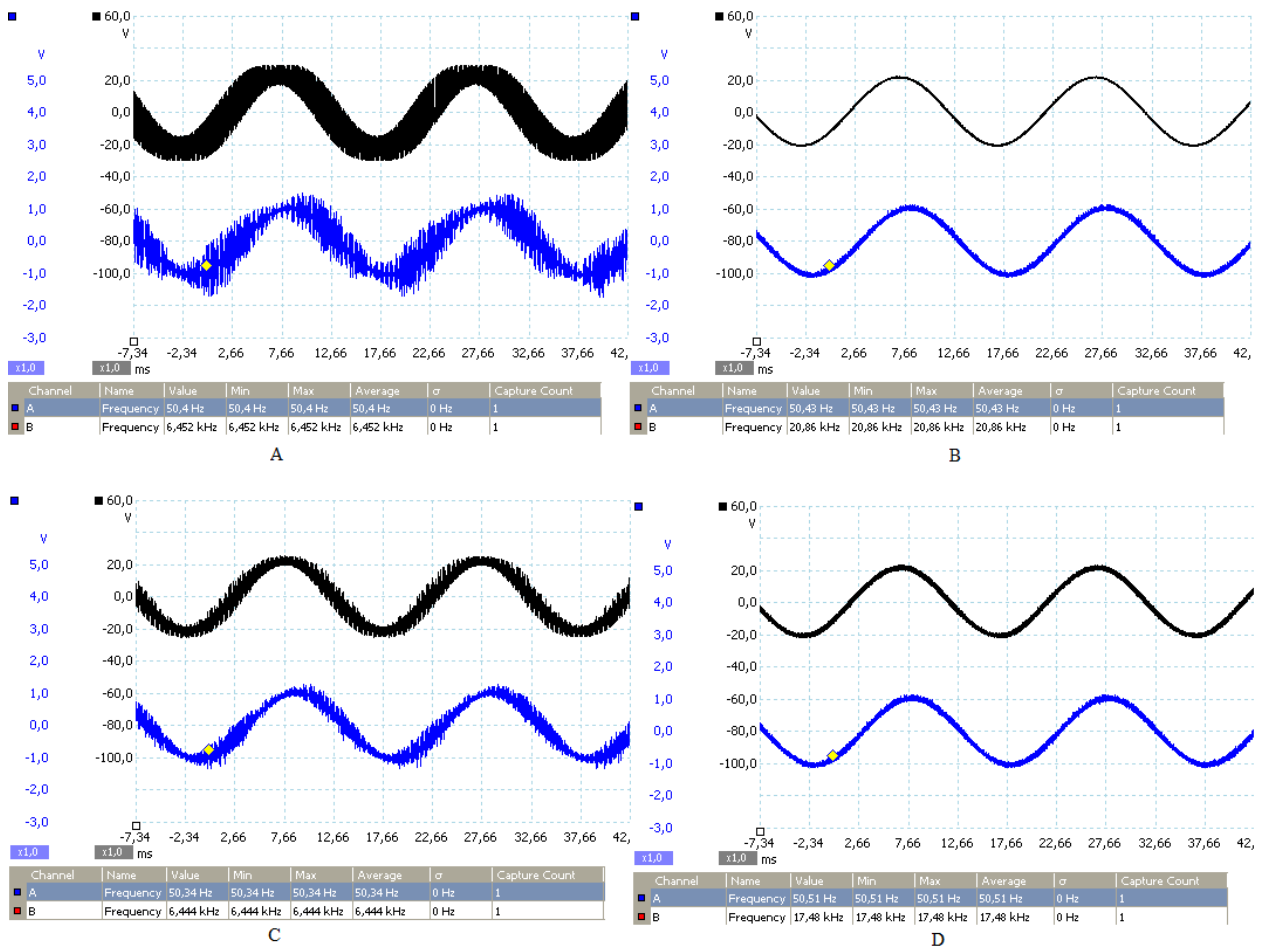


3.23 pav. Inverterio išėjimo oscilogramos, mėlyna – įėjimo signalas; juoda – inverterio išėjimo signalas (A – kai įjunktas 470 nF kondensatorius; B – kai įjunktas 1 μF kondensatorius; C – kai įjunktas 2,2 μF kondensatorius; D – kai įjunktas 22 μF elektrolitinius kondensatorius); [kreivės gautos su skaitmeniniu oscilografu]

Išvada:

- Didėjant kondensatorių talpumui, inverterio išėjimo sinusinė kreivė gaunama tikslesnios formos.

Tiriama dažnio įtaka sinusinio signalo kreivės formai. Pirmuoju bandymu naudosime 3.20 paveiksle parodyta LC filtro schema, bus jungiamos L3 ir L4 ritės ir 2,2 μF kondensatorius. Antruoju bandymu naudosime 3.22 paveiksle parodyta LC filtro schema, bus jungiamos L3 ir L4 ritės ir du 22 μF elektrolitiniai kondensatoriai, apkrova ir maitinimo šaltinis lieka nepakitę. Gautos oscilogramos pavaizduotos 3.24 paveiksle.



3.24 pav. Inverterio išėjimo oscilogramos, mėlyna – įėjimo signalas; juoda – inverterio išėjimo signalas (A – kai dažnis 6,4 kHz ir įjunktas 2,2 $\mu$ F kondensatorius; B – kai dažnis 21 kHz ir įjunktas 2,2 $\mu$ F kondensatorius; C – kai dažnis 6,4 kHz ir įjunktas 22 $\mu$ F elektrolitinis kondensatorius; D – kai dažnis 21 kHz ir įjunktas 22 $\mu$ F elektrolitinius kondensatorius); [kreivės gautos su skaitmeniniu oscilografu]

Išvada:

- Kuo didesnis dažnis, tuo inverterio išėjime gaunama tikslesnė sinusinio signalo kreivės forma.

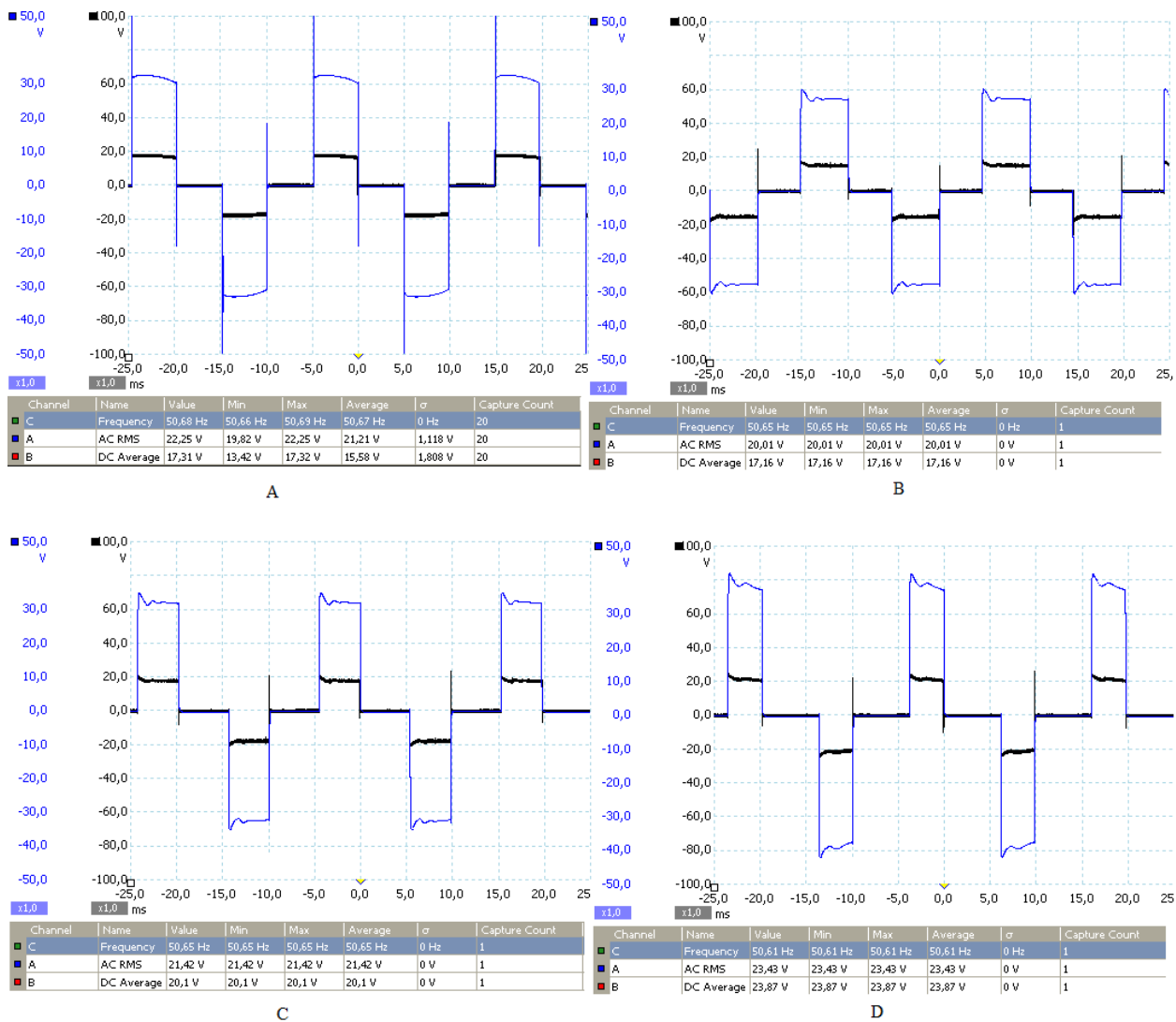
### 3.13.2 Modifikuoto sinuso inverterio bandymas

Išmatuota maksimali ir minimali nešlio dažnio vertė:

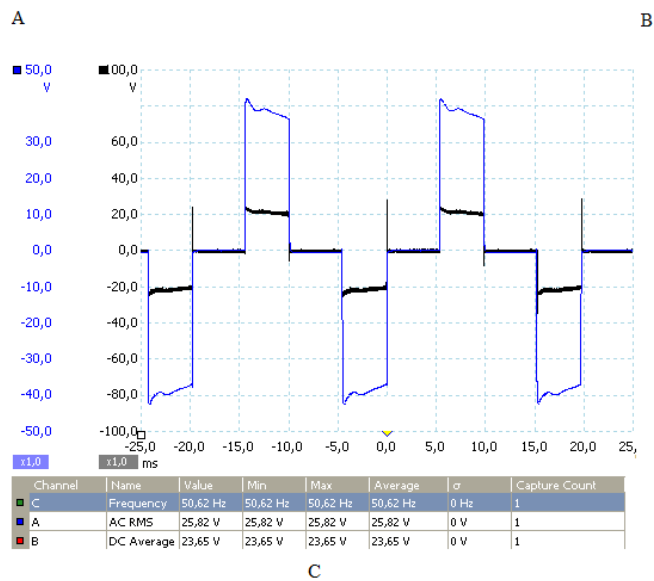
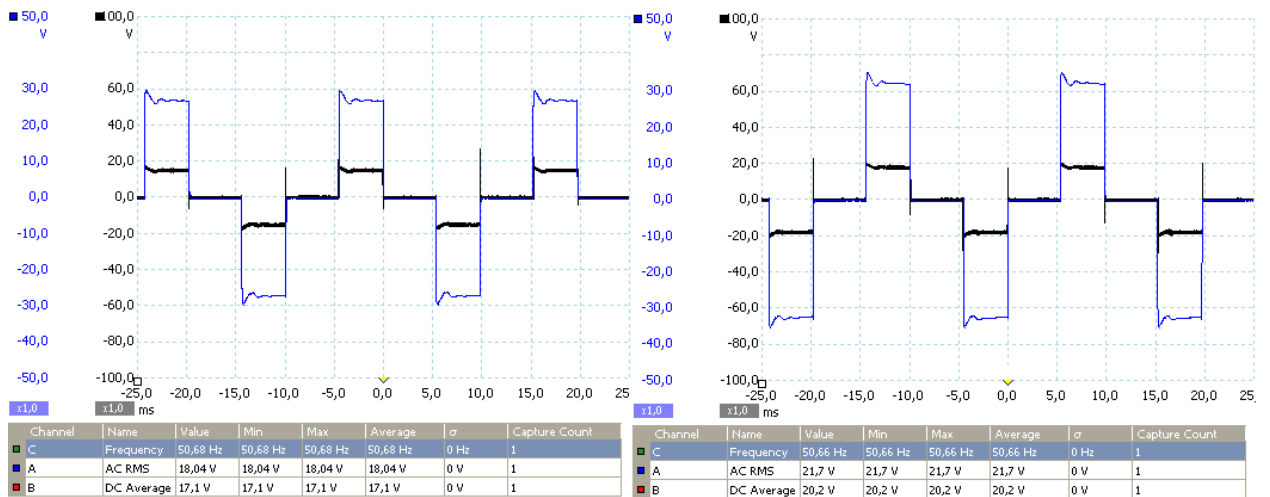
- minimalus – 42 Hz;
- maksimalus – 3,472 kHz.

Bandymuose filtrų nenaudosiu. Bus tiriama inverterio išėjimo įtampos efektinės vertės priklausomybė nuo maitinimo šaltinio įtampos. Inverterio išėjime per aukštinantį transformatorių 12V/220V bus prijunkta apkrova (60W kaitrinė lemputė). Tyrimas bus

atliekamas su įtampos grįžtamoju ryšiu ir be jo. Gautos oscilogramos pavaizduotos 3.25 ir 3.26 paveiksluose. (3.25 pav. - su grįžtamoju ryšiu; 3.26 pav. - be grįžtamojo ryšio).



3.25 pav. Inverterio išėjimo oscilogramos, mėlyna – antrinės apvijos signalas; juoda – inverterio išėjimo signalas (A – be apkrovos; B – kai efektinė vertė 17V; C – kai efektinė vertė 20V; D – kai efektinė vertė 24V); [kreivės gautos su skaitmeniniu oscilografu]



3.26 pav. Inverterio išėjimo oscilogramos, mėlyna – antrinės apvijos signalas; juoda – inverterio išėjimo signalas (A – kai efektinė vertė 17V; B – kai efektinė vertė 20V; C – kai efektinė vertė 24V); [kreivės gautos su skaitmeniniu oscilografu]

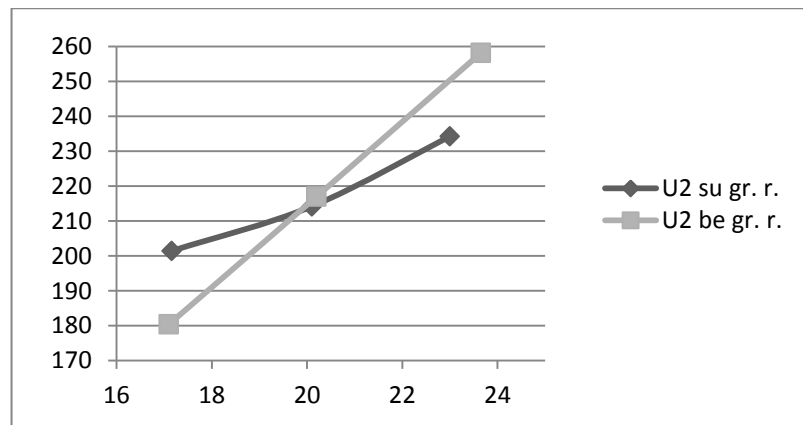
Išvada:

Išėjimo įtampa veikiant grįžtamajam ryšiui yra pakankamai stabili ir mažai priklauso nuo maitinimo šaltinio įtampos. Tai matosi iš grafiko (žr. 3.27 pav.)

3.8. lentelė

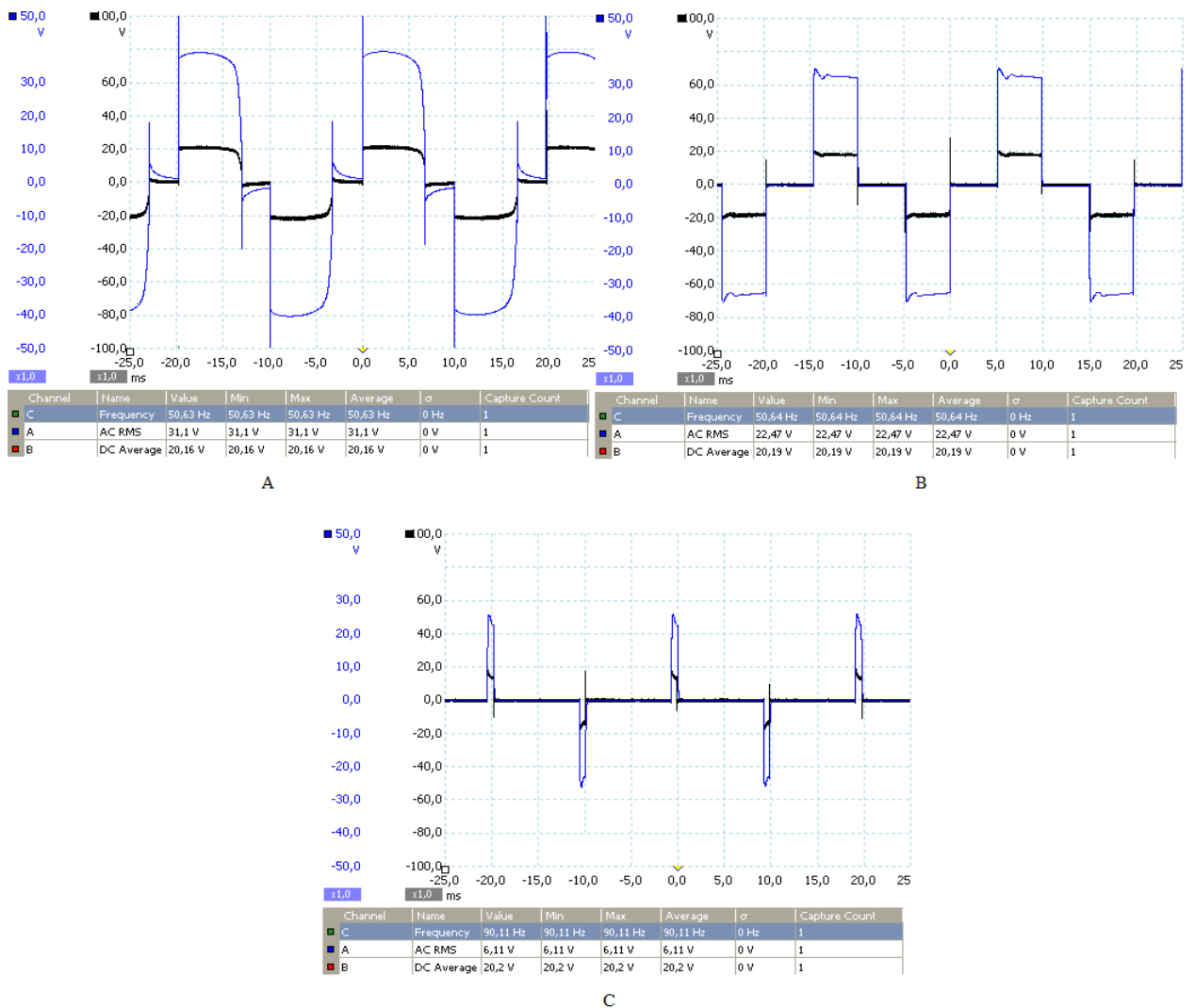
Įtampos priklausomybė nuo šaltinio įtampos duomenų lentelė

U1	U2 su gr. r.	U2 be gr. r.
17,16	201,42	180,4
20,1	214,2	217
23	234,3	258,2



3.27 pav. Įtampos priklausomybė nuo šaltinio įtampos grafikas

Tiriamas inverterio srovės grįžtamasis ryšys. Inverterio jungimo schema analogiška, kaip ir įtampos grįžtamojo ryšio tyrime. Gautos oscilogramos pavaizduotos 3.28 paveiksle.



3.28 pav. Inverterio išėjimo oscilogramos, mėlyna – antrinės apvijos signalas; juoda – inverterio išėjimo signalas (A – be apkrovos; B – kai apkrova 60W kaitrinė lemputė; C – kai apkrova dvi 60W kaitrinės lemputės); [kreivės gautos su skaitmeniniu oscilografu]

Išvada:

Inverterio išėjimo srovė esant srovės grįžtamajam ryšiui yra ribojama, tai matosi iš gautų kreivių (žr. 3.28 pav.).

## Išvados

Inverterio stendas buvo išbandytas ir jo veikimas atitinka iškeltus reikalavimus, t.y.:

- pagaminto inverterio darbinių įtampų diapazonas nuo 12V iki 100V;
- galima keisti nešlio dažnį nuo 1,234 kHz iki 29,47 kHz, tačiau buvo numatyta keisti nuo 1kHz iki 30kHz, dažnis idealiai neatitinka, nes nėra galimybės gauti tokio nominalo varžų, todėl paimtos artimiausios varžos, kurios davė tokius rezultatus;
- galima valdyti inverterio išėjimo įtampą išorinio poveikio signalo dėsnium (pvz. sinusinis signalas, muzikos garso takelis);
- galima reguliuoti išorinio poveikio signalo amplitudę;
- galima įjunkti ar išjunkti grįžtamuosius ryšius ir tokiu būdu laboratoriniuose darbuose įsisavinti grįžtamojo ryšio vaidmenį automatinio valdymo sistemose;
- galima reguliuoti proporcingąjį valdymo dėsnį ir stebėti sistemos reakciją į pakitusios apkrovos šuoliu sistemos būseną.;
- inverterio stendas yra fiziškai realizuotas, tinkamas laboratoriniams darbams atlikti;
- LC filtras pagamintas taip, kad būtų galima keisti jo parametrus, ir taip sudaryti tipinius LC filtrus.

Todėl galima teikti, kad pagamintas inverterio stendas yra tinkamas naudoti kaip mokomoji priemonė galios elektronikos kurso studentams.

## Literatūra

1. Filipovic D. Miomir. Understanding electronic components. 2003 m. [žiūrėta 2015-04-15]. Prieiga per internetą: <<http://www.mikroe.com/old/books/keu/00.htm>>
2. José R. Espinoza, Member, IEEE, Géza Joós, Senior Member, IEEE, Johan I. Guzmán, Luis A. Morán, Senior Member, IEEE, and Rolando P. Burgos, Student Member, IEEE. Selective Harmonic Elimination and Current/Voltage Control in Current/Voltage-Source Topologies: A Unified Approach. 2001 m. [žiūrėta 2015-04-16]. Prieiga per internetą: <[http://www.lcda.cl/descargas/guzman\\_espinoza\\_00.pdf](http://www.lcda.cl/descargas/guzman_espinoza_00.pdf)>
3. International rectifier. IR2111 data sheet. [žiūrėta 2015-04-22]. Prieiga per internetą: <<http://www.irf.com/product-info/datasheets/data/ir2111.pdf>>
4. Energotecha. Inverteris. 2014 m. [žiūrėta 2015-04-12]. Prieiga per internetą: <[http://www.energotecha.lt/inverteriai.html?gclid=CMq5oubo\\_MQCFWjlgodyCQA-w](http://www.energotecha.lt/inverteriai.html?gclid=CMq5oubo_MQCFWjlgodyCQA-w)>
5. Edvardas Bielskis, Gediminas Valiulis. Galios elektronikos prototipų kūrimas (Įtampos inverteris). [žiūrėta 2015-04-17]. Prieiga per internetą: <[http://techno.su.lt/~valiulis/dokai/Sroves%20inverteris\\_Edvardas\\_red.pdf](http://techno.su.lt/~valiulis/dokai/Sroves%20inverteris_Edvardas_red.pdf)>
6. Kemal Dedeoglu. Pulse with modulation. 2014 m. [žiūrėta 2015-04-15]. Prieiga per internetą: <<http://powerelectronicsdesign.blogspot.com/2014/04/pulse-width-modulation-darbe-genislik.html>>
7. International rectifier. IRF3710 data sheet. [žiūrėta 2015-04-23]. Prieiga per internetą: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/68148/IRF/IRF3710.html>>
8. Motorola. TL494 data sheet. [žiūrėta 2015-04-23]. Prieiga per internetą: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/5775/MOTOROLA/TL494.html>>
9. Motorola. SG3525 data sheet. [žiūrėta 2015-04-23]. Prieiga per internetą: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/5632/MOTOROLA/SG3525.html>>
10. Pulse width modulation. 2015. [žiūrėta 2015-04-17]. Prieiga per internetą: <[http://en.wikipedia.org/wiki/Pulse-width\\_modulation](http://en.wikipedia.org/wiki/Pulse-width_modulation)>
11. Trace Engineering. Modified Sinewave and Sinewave Waveforms. 1999 m. [žiūrėta 2015-04-14]. Prieiga per internetą: <[http://pdf.wholesalesolar.com/Download%20folder/sine\\_modsine.pdf](http://pdf.wholesalesolar.com/Download%20folder/sine_modsine.pdf)>
12. Yuhua Cheng Chenming Hu. MOSFET modeling and BSIM 3 user's guide. 2002m. [žiūrėta 2015-05-07]. Prieiga per internetą: <<https://books.google.lt/books?id=R5DP56qUql4C&pg=PA13&hl=lt#v=onepage&q&f=false>>

## **Priedai**